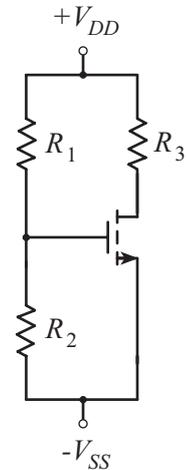


Cognome e Nome

n. matr.

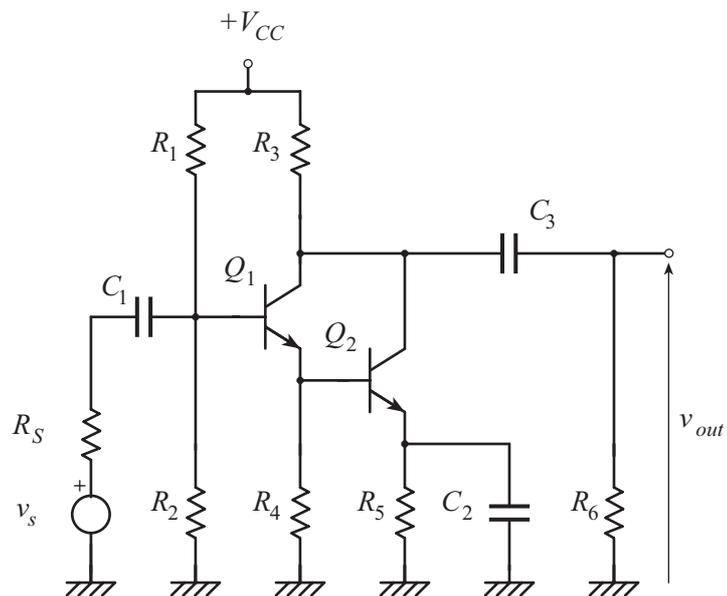
Firma

1) Il transistor NMOS di figura ha il parametro  $k_n$  pari a  $40 \mu\text{A}/\text{V}^2$ , la tensione di soglia pari a  $1 \text{ V}$  e la larghezza del canale è 2.5 volte la sua lunghezza; inoltre le tensioni di alimentazione  $+V_{DD}$  e  $-V_{SS}$  valgono, rispettivamente,  $+8 \text{ V}$  e  $-5 \text{ V}$  e le resistenze  $R_1$ ,  $R_2$  valgono, entrambe,  $100 \text{ k}\Omega$ . Si stabilisca il valore da attribuire alla resistenza  $R_3$  affinché la tensione  $V_{DS}$  valga  $2 \text{ V}$ .



max.12/30

2) Nel circuito di figura la tensione di alimentazione  $+V_{CC}$  vale  $+15 \text{ V}$ ; le resistenze  $R_1$ ,  $R_2$ ,  $R_3$ ,  $R_4$ ,  $R_5$ ,  $R_6$  ed  $R_S$  valgono, rispettivamente,  $69 \text{ k}\Omega$ ,  $10 \text{ k}\Omega$ ,  $500 \Omega$ ,  $1.2 \text{ k}\Omega$ ,  $50 \Omega$ ,  $1 \text{ k}\Omega$  e  $100 \Omega$ . I transistor  $Q_1$  e  $Q_2$ , entrambi al silicio, hanno un  $\beta$  pari a 100. Dopo aver stabilito il punto di funzionamento di ciascun transistor si valutino il guadagno  $v_{out}/v_s$ , (si assumo che  $V_T$  sia pari a  $26 \text{ mV}$ ).



max.18/30

voto tot. =