

## Premessa

Scopo di questa breve premessa è quello di informare il lettore sull'organizzazione della trattazione, che è composta da due parti (che corrispondono a due capitoli):

- una prima parte che contiene i richiami teorici necessari per comprensione del funzionamento del progetto;
- una seconda parte strettamente applicativa; in cui si spiega come i concetti illustrati nella prima parte, si applicano nella pratica per la realizzazione del progetto.

La trattazione teorica è strettamente limitata all'essenziale. Benché ci siano diversi tipi di ADC, la trattazione è limitata al solo convertitore ad integrazione a doppia rampa (che è peraltro il tipo di convertitore più utilizzato). Degli altri tipi è dato solo un rapido cenno. I motivi per cui è scelto un convertitore A/D, sta nella ricchezza degli argomenti coinvolti: si veda il paragrafo 1.2.

Il problema del campionamento, indubbiamente collegato alla conversione A/D, non è trattato. Per il corretto funzionamento, è necessario applicare un segnale costante all'ingresso, che deve rimanere tale per il tempo di conversione. Se si deve convertire un nuovo valore, si dovrà resettare il sistema e ripetere il procedimento.

Qualora il lettore ritenga che la trattazione teorica sia insufficiente, può fare riferimento alla bibliografia riportata alla fine, in cui per ogni argomento sono riportate le diverse fonti.

Maggiore spazio è invece dedicato alle caratteristiche tecniche dei componenti e al montaggio del circuito. La divisione in due capitoli è necessaria, in quanto, i concetti che vengono generalmente illustrati nella parte teorica trovano non sempre facile applicazione nei casi pratici.

Particolarmente consigliata, è la lettura del paragrafo 2.8, in cui sono raccolte tutte le considerazioni, buone e meno buone, che hanno caratterizzato questo progetto.

## Indice

Premessa	pag. 1
<b>CAPITOLO 1 - RICHIAMI TEORICI</b>	
1.1	Contenuto del corso di Elettronica Applicata II 2
1.2	Perché la scelta di progetto di un ADC? 2
1.3	Il funzionamento del convertitore ad integrazione a doppia rampa 3
1.4	Il timer integrato 555 7
1.5	Gli amplificatori operazionali in anello aperto 9
1.6	Gli amplificatori operazionali utilizzati come circuiti integratori 10
1.7	Limiti degli amplificatori operazionali utilizzati in anello aperto 12
1.8	Il contatore binario 14
1.9	Il flip-flop 14
1.10	I transistori BJT in funzionamento ON-OFF 15
1.11	L'alimentazione del convertitore: il filtro capacitivo e l'integrato 7805 16
<b>CAPITOLO 2 - LA REALIZZAZIONE DEL PROGETTO</b>	
2.1	La configurazione del timer integrato 555 18
2.2	La configurazione del circuito integratore 19
2.3	La configurazione del Trigger di Schmitt 20
2.4	Il contatore binario 7490 20
2.5	Verifica del funzionamento ON-OFF del BJT 21
2.6	Funzionamento complessivo del convertitore 22
2.7	Specifiche 24
2.8	Osservazioni finali 25
2.9	Elenco dei componenti usati 27
Bibliografia	28

## CAPITOLO 1 - RICHIAMI TEORICI

### 1.1 Contenuto del corso di Elettronica Applicata II

#### VOLUME 1

##### Parte A: TRANSISTORI IN COMMUTAZIONE

1. Introduzione ai lucidi.
1. Elettronica Digitale.
2. Transistori bipolari in commutazione.
3. Transistori MOS in commutazione.
4. Comportamento dinamico dei transistori in comm.
4. Esercizi ed esperienze di laboratorio.

##### Parte B: FAMIGLIE LOGICHE

5. Parametri statici dei circuiti logici.
6. Famiglie logiche.
7. Esempi di circuiti logici.
8. Struttura di porte logiche.
9. Parametri temporali dei circuiti logici.

##### Parte C: SISTEMI LOGICI

- 10,11. Circuiti combinatori.
12. Circuiti sequenziali (parte prima).
13. Circuiti sequenziali (parte seconda).

##### Parte D: TECNOLOGIE PER SISTEMI NUMERICI

14. Circuiti di memoria.
15. Logiche programmabili.
16. Esempi di progetto.
17. Aspetti di temporizzazioni e sistemi complessi.
18. Tecnologie VLSI: progettazione, stili, fabbricazione.

#### VOLUME 2

##### Parte E: CIRCUITI MISTI ANALOGICI E DIGITALI

19. Comparatori di soglia.
20. Generatore di onda quadra e triangolare.
21. Circuiti di interfaccia e protezione.
22. Generatore di impulsi, circuiti monostabili.
23. Generatore di segnali con porte logiche.

##### Parte F: CONVERTITORI A/D E D/A

24. Sistemi di conversione A/D/A.
25. Convertitore Digitale/Analogico.
26. Convertitore Analogico/Digitale.
27. Circuiti per convertitori A/D.
28. Circuiti di Sample/Hold.
29. Dimensionamento di un sistema di conversione A/D.

#### VOLUME 3

##### Parte G: INTERCONNESSIONI E INTERFACCE.

30. Sistemi di interconnessione.
31. Caratteristiche dinamiche delle interconnessioni.
32. Linee di trasmissione.
33. Protocolli base a livello ciclo.
34. Protocolli a livello transazione.
35. Esempi di bus reali e interfacce.

##### Parte H: SISTEMI E TECNOLOGIE ELETTRONICHE

36. Analisi di una piastra di memoria statica.
37. EMC per circuiti digitali.
38. Tecnologie e processi di fabbricazione VLSI.
39. Tecnologie per circuiti e sistemi elettronici.
40. Collegamenti seriali.

### 1.2 Perché la scelta di progetto di un ADC?

E' questo un esempio di progetto che indubbiamente coinvolge molti aspetti del corso di Elettronica Applicata I e II, anche se solo alcuni in maniera più significativa, altri solo più superficialmente. Le parti del corso che vengono coinvolte in questa trattazione sono:

- la parte F, dedicata alla conversione A/D e D/A, ed è naturalmente quella di maggiore interesse;
- la parte E, data la necessità di un dispositivo sincrono (per quanto riguarda la generazione di forme d'onda);
- la parte C, poiché si fa uso di dispositivi sequenziali, come flip-flop e contatori;
- vengono ripresi anche concetti importanti del corso di Elettronica Applicata I, come gli amplificatori operazionali ad anello aperto (*oppure OL, open loop*) e in controreazione (lezioni 26-35);

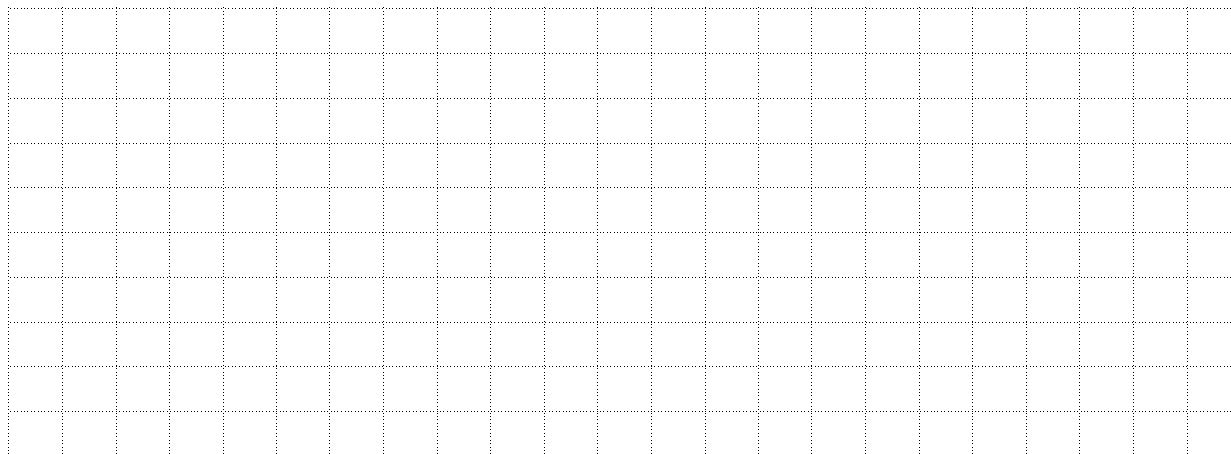
- infine vengono toccati anche argomenti come il funzionamento in commutazione (*ON-OFF*) dei BJT e la teoria sugli alimentatori stabilizzati; argomenti presenti nel corso di Elettronica I, rispettivamente, nelle lezioni 22, 23 e 38,39,40.

In sostanza la scelta di un ADC, ha comportato la trattazione di molti, interessanti e diversi argomenti.

### 1.3. Il funzionamento del convertitore ad integrazione a doppia rampa

#### Alcuni cenni sulla conversione ad una rampa

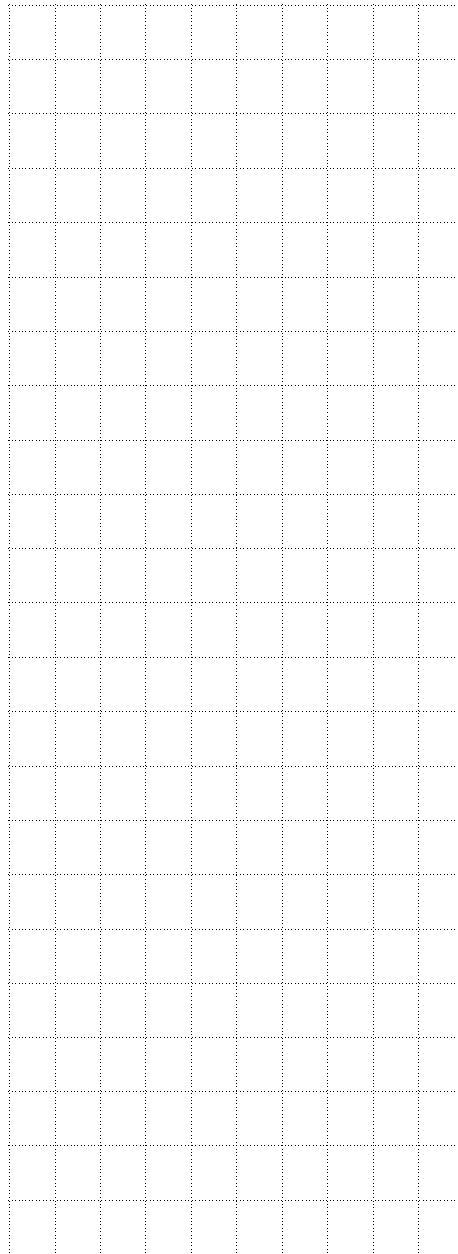
Lo schema è il seguente:



#### - Convertitore ad integrazione

Il segnale analogico da convertire è  $V_a$ .  $V_a$  è confrontato con il segnale a rampa generato da un circuito integratore a cui è applicata una precisa tensione di riferimento costante  $-V_{ref}$ . Finché la tensione incognita  $V_a$  è maggiore di  $V_o$ , l'uscita del comparatore è a livello alto e abilita il conteggio del contatore binario ad  $n$  bit, a cui viene inviato un segnale di clock a frequenza fissa. Non appena  $V_o$  supera  $V_a$ , il comparatore commuta e il contatore si blocca, mantenendo memorizzato il numero conteggiato. L'interruttore  $S$ , comandato da un opportuno segnale di controllo o di *Reset*, chiudendosi provvede a scaricare velocemente il condensatore portando a 0 l'uscita  $V_o$ . Lo stesso segnale di *Reset* disabilita il conteggio e azzerava il contatore.

I diagrammi temporali che illustrano il funzionamento sono i seguenti:



### La conversione a doppia rampa.

Questi tipi di convertitori sono anche detti convertitori *tensione-tempo*, dal momento che, contando i cicli di clock, forniscono la misura dell'intervallo di tempo  $T$ , proporzionale a  $V_a$ . Poiché l'uscita dell'integratore è espressa come

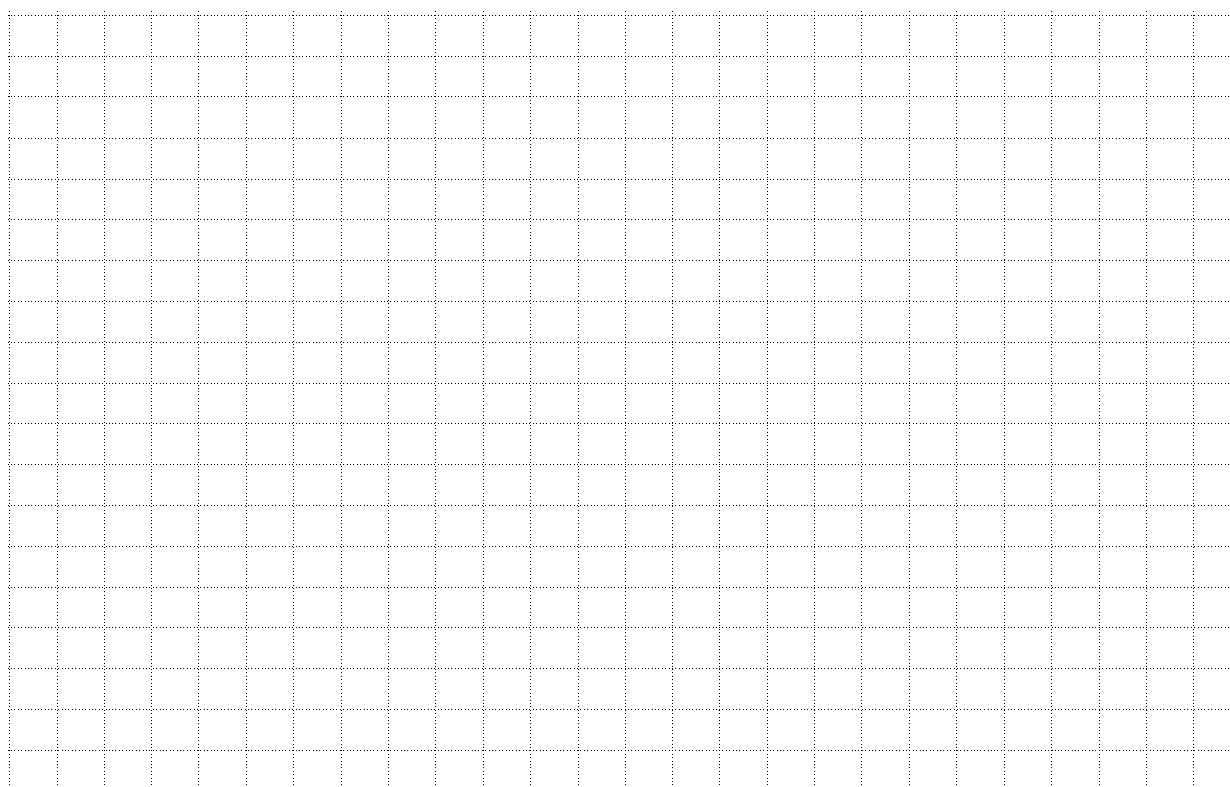
$$V_o = \frac{V_{ref} t}{RC}$$

e la commutazione avviene quando  $V_o = V_a$  il numero  $\lambda$  a cui arriva il contatore nell'intervallo  $T$  sarà proporzionale a  $V_a$  secondo la relazione

$$\lambda = f_{clock} \frac{V_a}{V_{ref}} RC$$

Dal momento che i valori forniti da questo convertitore dipendono da diverse grandezze, quali la frequenza di clock, la costante di tempo  $RC$  dell'integratore, la tensione di riferimento  $V_{ref}$ , si comprende come la precisione e la stabilità offerte da questa tecnica di conversione siano piuttosto limitate.

Gli inconvenienti citati vengono superati ricorrendo ai convertitori *a doppia rampa*, che sono sicuramente i più classici e diffusi fra i convertitori ad integrazione. Lo schema è il seguente:

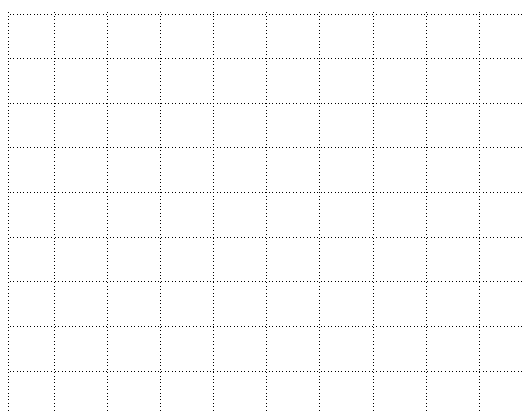


*-Convertitore ad integrazione a doppia rampa ad n bit*

All'inizio del processo di conversione, dopo che il sistema è stato azzerato, il commutatore *S*, si trova nella posizione *A* e la tensione campionata  $V_a$ , in questo caso positiva, è applicata all'ingresso dell'integratore. La tensione di uscita di quest'ultimo sarà una rampa negativa, secondo la legge:

$$V_0 = -\frac{V_a t}{RC}$$

come qui illustrato.



*- Tensione di uscita dell'integratore durante la conversione*

L'uscita del comparatore si mantiene quindi alta e abilita il conteggio degli impulsi di clock, di periodo  $T_{Ck}$  da parte del contatore binario ad *n* stadi. Il conteggio prosegue per  $2^n$  cicli di clock, ossia per un

tempo  $T_1 = 2^n T_{Ck}$ , finché la commutazione a 0 di tutte le uscite del contatore non porta ad 1 l'uscita del F.F.

A questo punto  $S$ , viene commutato nella posizione  $B$  e all'ingresso dell'integratore si presenta la tensione di riferimento  $-V_{ref}$  di polarità opposta a quella di  $V_a$ . L'uscita dell'integratore, che ha raggiunto il valore

$$-\frac{V_a T_1}{RC}$$

comincia a salire con pendenza  $V_{ref}/RC$ . Il contatore, ripartendo da 0, conta fino a quando l'uscita dell'integratore, raggiungendo il valore 0, fa commutare il comparatore così da disabilitare il segnale di clock. Il numero  $\lambda$  memorizzato nel contatore è proporzionale al valore di  $V_a$ ; la durata di questa rampa,  $T_2 - T_1 = \lambda T_{Ck}$  dipende però dal valore di tensione a cui in precedenza è scesa in precedenza l'uscita dell'integratore, ovvero da  $V_a$ . Più precisamente, poiché l'escursione di  $V_o$  durante le due rampe è la stessa si avrà:

$$\frac{V_a}{RC} T_1 = \frac{V_{ref}}{RC} (T_2 - T_1) \quad \text{quindi } V_a = \frac{V_{ref}}{2^n} \lambda$$

avendo già detto che  $T_1 = 2^n T_{Ck}$  e  $T_2 - T_1 = \lambda T_{Ck}$

Il sistema funziona correttamente se  $V_a < V_{ref}$ .

Naturalmente alla fine del conteggio il dato digitale  $\lambda$  viene memorizzato in un registro di uscita, il contatore e il FF vengono azzerati e il condensatore  $C$  scaricato (mediante la chiusura di  $S_2$ ). Il sistema è così pronto per una nuova conversione. Questo convertitore offre notevole precisione e stabilità se la tensione di riferimento è precisa e stabile; non è invece critica la frequenza del segnale di clock purché sia stabile durante ciascun ciclo di conversione. Inoltre si deve osservare che l'integrazione del segnale da convertire consente una notevole riduzione dei disturbi alternativi ad esso sovrapposti: specialmente se il tempo di integrazione è pari o multiplo del periodo dei disturbi stessi.

Questo convertitore, che offre per quanto detto una buona reiezione del rumore di modo normale, presenta però l'inconveniente di un tempo di conversione piuttosto elevato dipendente dall'entità del segnale analogico di ingresso; viene perciò usato in sistemi di misura, come i voltmetri digitali, dove la velocità non è un parametro di primaria importanza.

Le principali limitazioni del convertitore descritto sono dovute alle correnti di perdita degli interruttori, alla tensione di offset e alle correnti di polarizzazione dell'operazionale alle relative derivate. Gli effetti di questi errori possono essere ridotti adottando tecniche di conversione più sofisticate come la conversione a tre rampe o a quattro rampe.

Nei convertitori a quattro rampe, ad esempio, vengono effettuati due cicli di conversione a doppia rampa applicando all'ingresso dell'integratore, nel primo ciclo, tensione di massa, nel secondo ciclo, la tensione incognita da convertire. L'errore di conteggio, determinato dalle cause sopra citate, che si genera nel primo ciclo viene sottratto agendo sul contatore quando si effettua il secondo ciclo di conversione.

Gli altri tipi di convertitori ADC sono:

- convertitori a comparatori in parallelo (o convertitori paralleli)
- convertitori ad approssimazioni successive
- convertitori a conteggio.

In seguito saranno descritti i vari componenti utilizzati per la realizzazione del convertitore, in particolare

- timer integrato 555, per la generazione del segnale di clock
- amplificatori operazionali in anello aperto
- amplificatori operazionali in controeazione
- il contatore binario

#### 1.4. Il timer integrato 555.

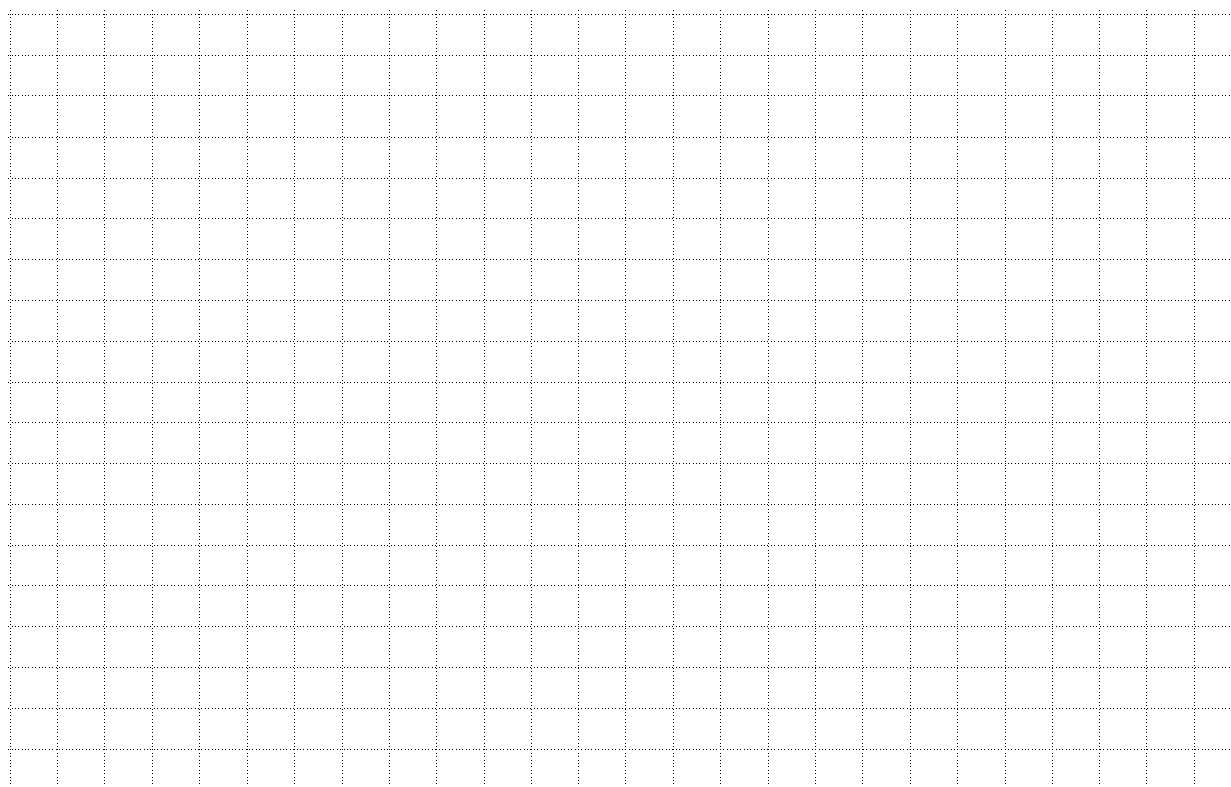
Il temporizzatore integrato 555 è certamente il dispositivo più usato per la generazione di forme d'onda. E' utilizzato come astabile (generatore d'onda rettangolare) e come monostabile (circuitto temporizzatore). Poiché il segnale di sincronismo è un'onda rettangolare, in questo caso si è utilizzato nella configurazione astabile.

Piedinatura:

1. GND
2. Trigger
3.  $v_o$ , tensione di uscita
4. Reset, attivo basso
5. tensione di controllo
6. Threshold (soglia)
7. scarica, o discharge
8.  $V_{cc}$

Funzionamento:

Lo schema interno del timer 555 è quello indicato nella seguente figura:



- *Struttura interna di un timer integrato 555*

L'alimentazione  $V_{cc}$  è compresa tra 5 e 15 Volt, il livello 5 volt assicura la compatibilità TTL per le uscite ed è il livello di alimentazione scelto per questo progetto.

Il funzionamento è il seguente:

se  $v_2 < 1/3 V_{cc}$  e  $v_6 < 2/3 V_{cc}$  l'uscita è a livello alto (circa  $V_{cc}$ ), e  $T_1$  è OFF

se  $v_2 > 1/3 V_{cc}$  e  $v_6 > 2/3 V_{cc}$  l'uscita è a livello basso (circa 0), e  $T_1$  è ON

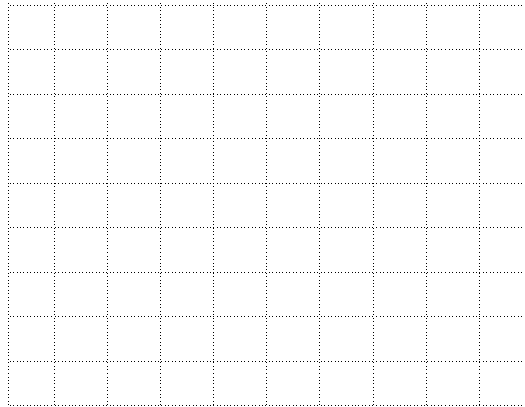
se  $v_2 > 1/3 V_{cc}$  e  $v_6 < 2/3 V_{cc}$  si ha la condizione di memoria

se  $v_2 < 1/3 V_{cc}$  e  $v_6 > 2/3 V_{cc}$  è una condizione indeterminata da evitare.

L'uscita, in configurazione totem-pole, è in grado di erogare o assorbire, secondo i dati tecnici, una corrente di 200 mA (corrente di *source* e corrente di *sink*) anche se un valore più realistico è 40 mA. La tensione al livello alto e inferiore di circa 0,5 V rispetto a  $V_{cc}$ , mentre a livello basso è di circa 0.1 V, per una corrente di *sink* inferiore a 25 mA. Anche se non è strettamente necessario in fase applicativa, può risultare utile conoscere la struttura a blocchi del timer, illustrata nella figura precedente. Un partitore molto preciso costituito da tre resistenze da 5 K $\Omega$  fornisce ai due comparatori le tensioni di riferimento, rispettivamente  $2/3 V_{cc}$   $1/3 V_{cc}$ . Quando  $v_2$  all'ingresso di *trigger* scende sotto  $1/3 V_{cc}$ , il comparatore 2 fornisce un'uscita alta che attiva l'ingresso di *set* del Flip-Flop *SR*. Pertanto l'uscita Q va alta, interdiciendo T1 e portando il buffer invertente ad avere l'uscita alta. Quando  $v_6$  a sua volta supera  $2/3 V_{cc}$ , viene attivato l'ingresso di *reset* del F.F., quindi Q va bassa portando T1 in ON e abbassando l'uscita del buffer. Il piedino 4 di *reset*, quando è basso (minore o uguale a 0,4 V), *azzerà* il timer portando l'uscita 3 a livello basso e T1 in conduzione. Il terminale 5 (*tensione di controllo*) è collegato direttamente al partitore e viene usato in alcune applicazioni per variare dall'esterno la tensione sul partitore e quindi i riferimenti dei comparatori. Quando non è usato, non deve essere lasciato fluttuante, bensì collegato a massa tramite un condensatore da 10 nF il quale, mentre cortocircuita a massa eventuali disturbi captati dal terminale, isola in continua il partitore dalla massa.

## II 555 come astabile

Lo schema circuitale che consente di impiegare il 555 come multivibratore astabile, è la seguente:



- Configurazione che permette di usare il 555 come astabile

Il ramo di temporizzazione è costituito da  $R_A$   $R_B$   $C$ , a cui sono collegati sia gli ingressi (2 e 6) del timer (in modo da *sentire* la tensione sul condensatore), sia il terminale di *scarica* (7). Il BJT interno è rappresentato con l'interruttore T1, All'accensione il condensatore si carica e  $v_c = 0$ . Essendo la tensione del *trigger* e della *soglia* al di sotto di  $1/3 V_{cc}$ , l'uscita (3) è alta e T1 è OFF; allora il condensatore si carica tendendo a  $V_{cc}$  con  $\tau = (R_A + R_B) C$ . Quando però  $v_c$  arriva a  $2/3 V_{cc}$ , si attiva l'ingresso di *soglia*, che porta l'uscita bassa e T1 ON. C si viene a scaricare su  $R_B$  e su T1 (che essendo ON presenta resistenza trascurabile) con costante tempo  $R_B C$  più breve della precedente.

Allorché  $v_c$ , scendendo, giunge a  $1/3 V_{cc}$ , il *trigger*, attivandosi, riporta il 555 nella condizione iniziale, C ricomincia a caricarsi e il ciclo riprende daccapo.

## Calcolo del periodo e della frequenza

Gli andamenti temporali della tensione sul condensatore  $v_c$  e della tensione di uscita  $v_o$  sono qui riportati. Per calcolare il periodo dell'oscillazione si fa riferimento all'andamento esponenziale di  $v_c$ , escludendo il primo semiperiodo di transitorio. Si ha:



$$T_1 = R_B C \log \frac{0 - 2/3 V_{cc}}{0 - 1/3 V_{cc}} = 0.7 CR_B$$

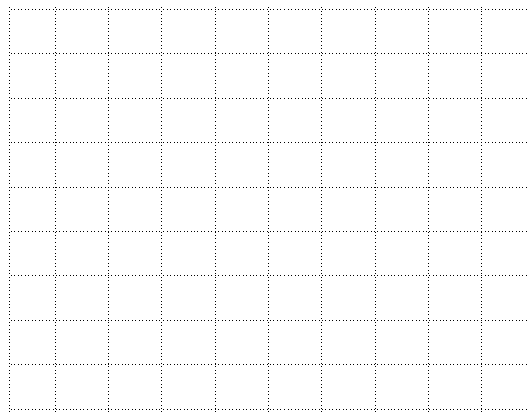
$$T_2 = (R_A + R_B) C \log \frac{V_{cc} - 2/3 V_{cc}}{V_{cc} - 1/3 V_{cc}} = 0.7 C(R_A + R_B)$$

$$T = T_1 + T_2 = \frac{1}{f}, \quad f = \text{frequenza}$$

Si noti che risulta sempre  $T_1 > T_2$ , quindi il duty cycle risulta sempre maggiore del 50%.

### 1.5 Gli amplificatori operazionali in anello aperto

Lo schema di un amplificatore è il seguente:



- Schema di un amplificatore operazionale in anello aperto

In questa figura il terminale di uscita non è collegato a nessuno dei morsetti di ingresso. Si parla perciò di configurazione ad anello aperto.

L'ingresso + è detto ingresso non invertente.

L'ingresso - è detto invertente.

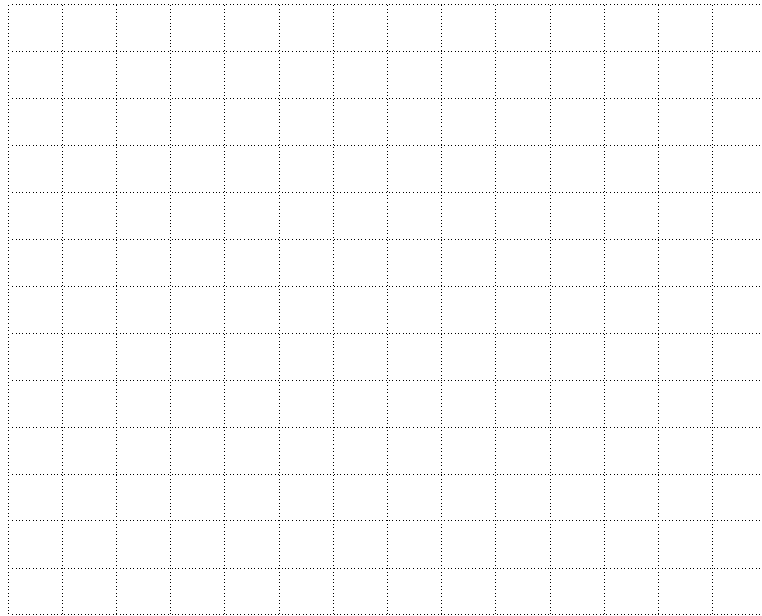
Se all'ingresso + è applicata una tensione  $v_s$  (e all'ingresso - la tensione 0), l'uscita sarà:

$$v_0 = A_{OL}(v_+ - v_-) = A_{OL}v_s$$

$A_{OL}$  è il guadagno in anello aperto (Open Loop) e idealmente è infinito, mentre nei casi reali è molto elevato.

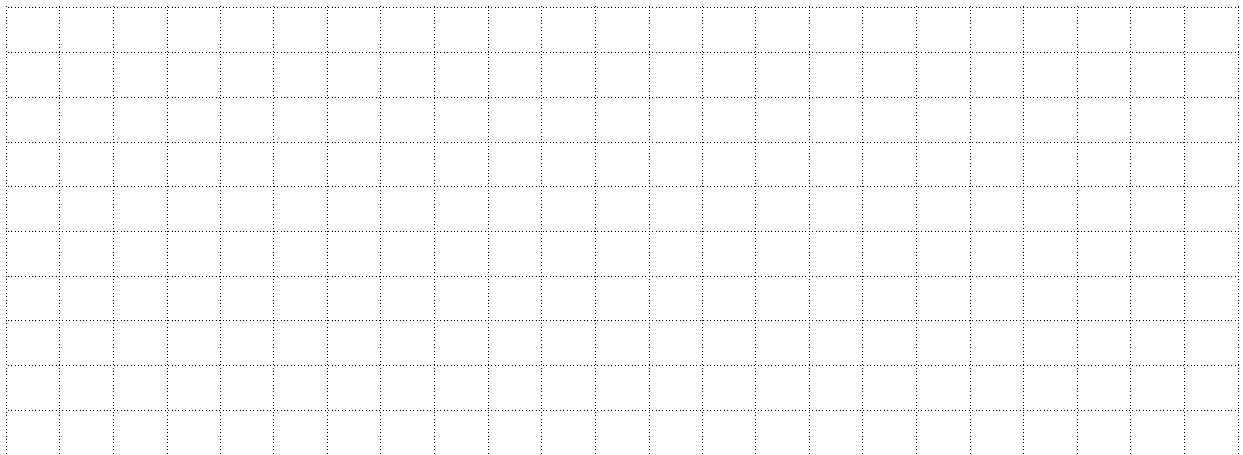
Gli amplificatori operazionali sono alimentati, generalmente con una tensione duale. Poiché questa tensione, all'uscita, non può essere superata, l'uscita ha valori che coincidono con la tensione di alimentazione, positiva se  $v_+ > v_-$ , negativa se  $v_+ < v_-$ .

La *transcaratteristica* o *caratteristica ingresso-uscita* è la seguente:



*- Transcaratteristica di un amplificatore operazionale OL*

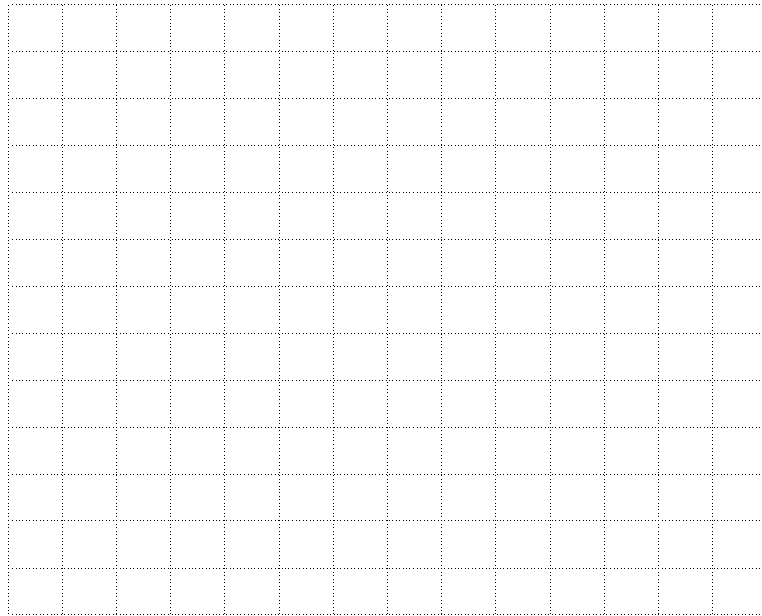
L'uso pratico che si fa dell'amplificatore operazionale in questa configurazione è quello di comparatore. Si riporta la configurazione e la transcaratteristica.



*-Ampl. oper. usato come comparatore e transcaratteristica relativa*

### **1.6 Gli amplificatori operazionali utilizzati come circuiti integratori**

La configurazione di un ampl. op. come integratore è un caso particolare di retroazione, in l'uscita è collegata ad uno degli ingressi.  
Lo schema di un integratore è:



- *Amplificatore utilizzato come integratore*

La tensione sul condensatore è uguale ed opposta alla tensione di uscita.  
Poiché la corrente  $i$  è:

$$i = \frac{v_s}{R}$$

e la tensione sul condensatore è:

$$v_c = \frac{Q}{C} = \frac{1}{C} \int i_c dt$$

la tensione di uscita sarà:

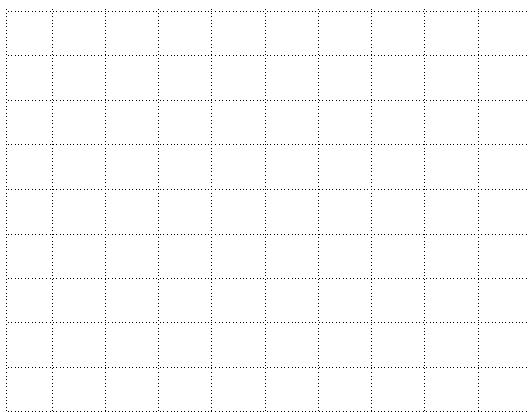
$$v_0 = -\frac{1}{RC} \int v_s dt$$

Il segno - è dovuto al fatto che l'ingresso  $v_s$  è applicato all'ingresso invertente.

Se il segnale  $v_s$  è una tensione costante  $V$ , la tensione di uscita, considerata inizialmente a 0, sarà data da:

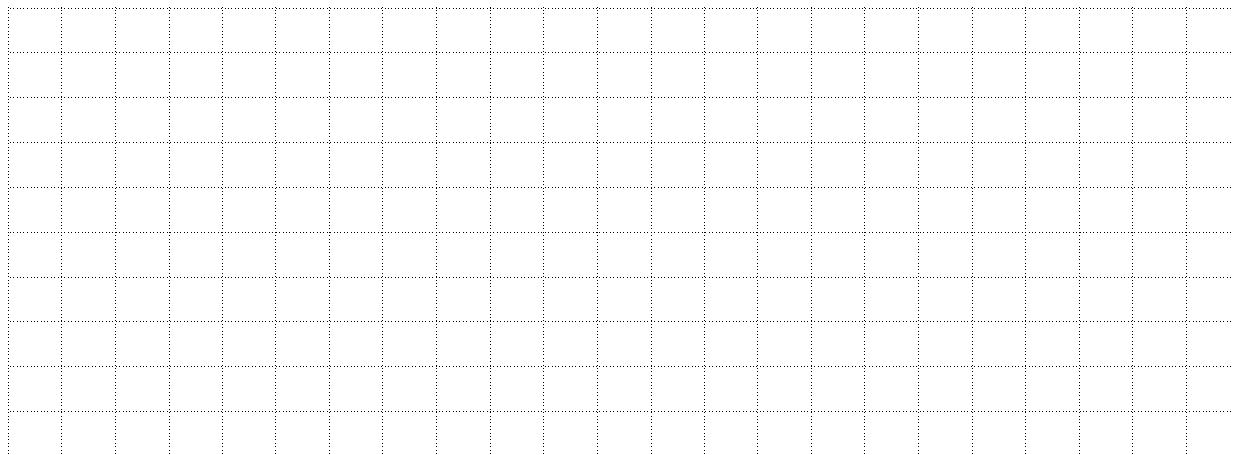
$$v_0 = -\frac{Vt}{RC}$$

dove  $t$  indica il tempo dall'inizio dell'applicazione del segnale. La tensione  $v_0$ , tuttavia non può andare al di sotto di  $-V_{sat}$ , come mostrato in figura:



- *Andamento della tensione di ingresso e di uscita*

Se invece si vuole avere una tensione di uscita positiva e crescente, la configurazione sarà la seguente, e a destra è indicato l'andamento della tensione di ingresso e di uscita. Anche in questo caso la tensione di uscita non può superare il valore  $+V_{sat}$ .



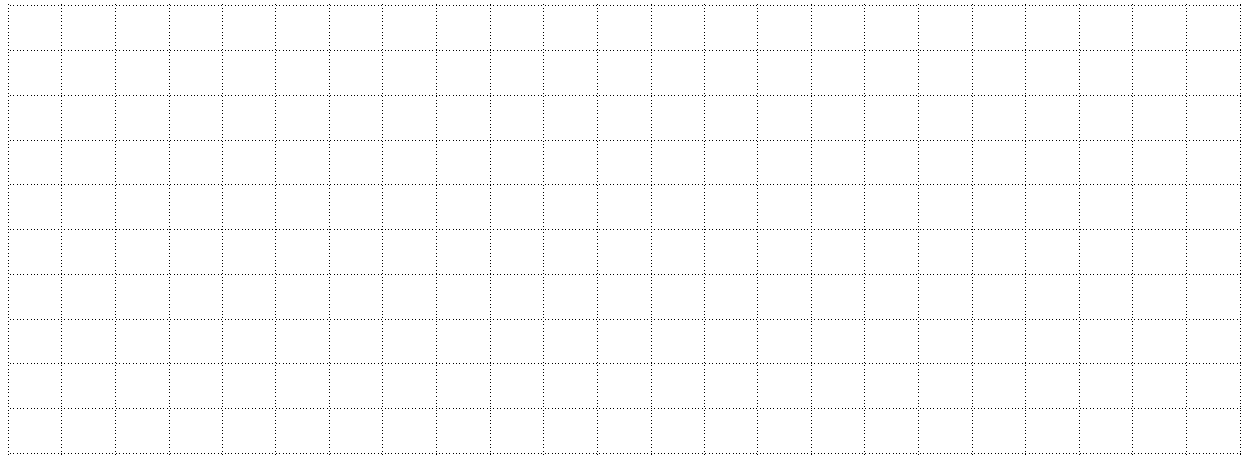
- *Ampl. oper. usato come integratore non invertente.*

- *Tensioni di ingresso e di uscita*

Osservazione: se  $v_s=0$ , a causa della corrente di polarizzazione e alla tensione di offset, l'uscita non rimane a 0 volt. Per evitare questo bisogna scaricare manualmente il condensatore con un cortocircuito.

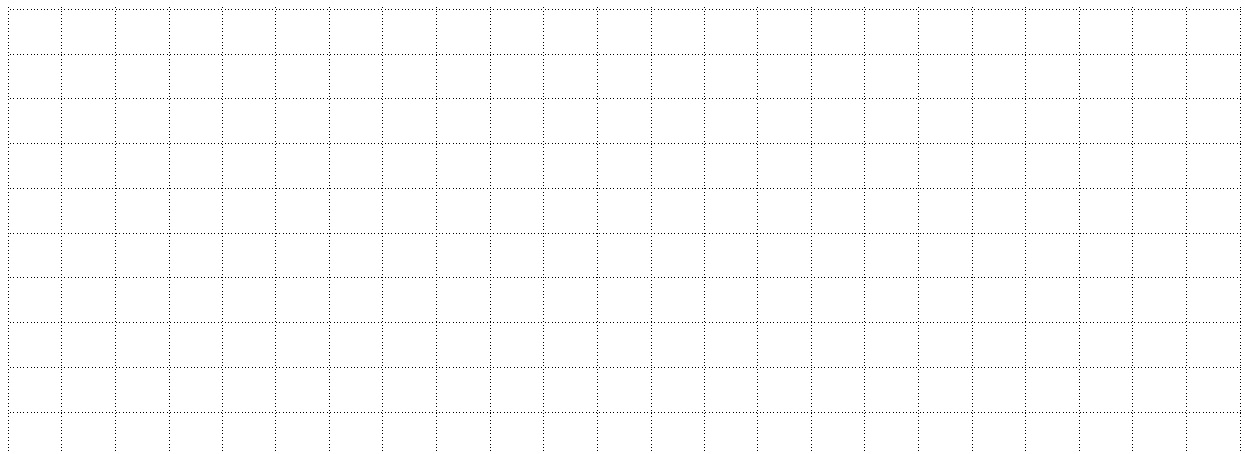
### **1.7 Limiti degli amplificatori operazionali utilizzati in anello aperto**

Gli amplificatori operazionali reali, per usi generici, o *general purpose*, utilizzati nella configurazione ad anello aperto, presentano comportamenti instabili dovuti ai tempi di commutazione, ai disturbi, al rumore. In particolare disturbi e rumore potrebbero avere un effetto non accettabile quando le tensioni all'ingresso invertente e non invertente sono fra loro prossime, cioè in altre parole, quando la tensione differenziale tende a zero. La situazione è la seguente:



- *Ampl. oper. usato come comparatore*
- *Tensione di ingresso con rumore additivo  $e_n$*
- *Tensione di uscita*

Questa instabilità rende necessaria una retroazione positiva che “ignori” le transizioni del segnale intorno all’origine. La configurazione circuitale, indicata con i nomi di Trigger di Schmitt o comparatore con isteresi, che permette di realizzare questo è la seguente:



- *Trigger di Schmitt o comparatore con isteresi*
- *Tensione di ingresso con rumore*
- *Tensione di uscita*

La retroazione positiva viene realizzata applicando all’ingresso non invertente una parte della tensione di uscita prelevata con un opportuno partitore resistivo.

Quando  $v_o = +V_{sat}$ , l’ingresso (+) si trova alla tensione  $v_+ = V_A$ , con

$$V_A = \frac{R_2}{R_1 + R_2} V_{sat}$$

Non appena  $v_s$  crescendo, supera  $V_A$ , la polarità della tensione  $v_i$  fra i due ingressi si inverte innescando un rapidissimo procedimento di commutazione che porta  $v_o$  a  $-V_{sat}$ . Infatti, quando la polarità  $v_i$  si inverte, diventando positiva,  $v_o$  inizia a scendere; la sua diminuzione fa sì che la  $v_+$  scenda, facendo crescere più velocemente  $v_i$  e quindi spingendo più velocemente  $v_o$  verso il valore  $-V_{sat}$ .

Quando  $v_o = -V_{sat}$ , l’ingresso (+) si trova a

$$V_B = -\frac{R_2}{R_1 + R_2} V_{sat}$$

Si noti che  $V_B$  è una tensione negativa. L'uscita  $v_o$  rimane a  $-V_{sat}$  fino a che  $v_s$  rimane al di sopra di  $V_B$ ;  $v_o$  commuta nuovamente a  $+V_{sat}$  solo quando  $v_s$  scende sotto  $V_B$ .

Concludendo:

- la retroazione positiva spinge la tensione di uscita a commutare più rapidamente;
- se le due soglie  $V_A$  e  $V_B$  sono sufficientemente<sup>1</sup> lontane dall'origine, si può avere una ottima immunità al rumore.

Questa è stata la configurazione adottata al posto del comparatore presente nello schema del convertitore, in quanto l'amplificatore operazionale usato, il  $\mu A741$ , che è *general purpose*, presenta un comportamento instabile, peraltro sperimentato, nella configurazione OL.

## 1.8 Il contatore binario

I contatori sono sistemi sequenziali capaci di contare, in codice binario, il numero di impulsi di clock applicati al loro ingresso. Possono essere sincroni o asincroni.

Nei contatori sincroni (generalmente costituiti da F.F. di tipo J-K), vengono comandati tutti simultaneamente da segnale di clock.

Nei contatori asincroni, anche se più semplici, poiché costituiti da una cascata di F.F. di tipo T, la commutazione di uno stadio è condizionata da quello dello stadio precedente. Sono più semplici circuitalmente rispetto ai contatori sincroni.

## 1.9 Il flip-flop

La trattazione teorica dei flip-flop sarebbe lunga, complessa e forse anche noiosa. Pertanto ci si limita ai tratti più essenziali riferiti al flip-flop integrato usato nel convertitore.

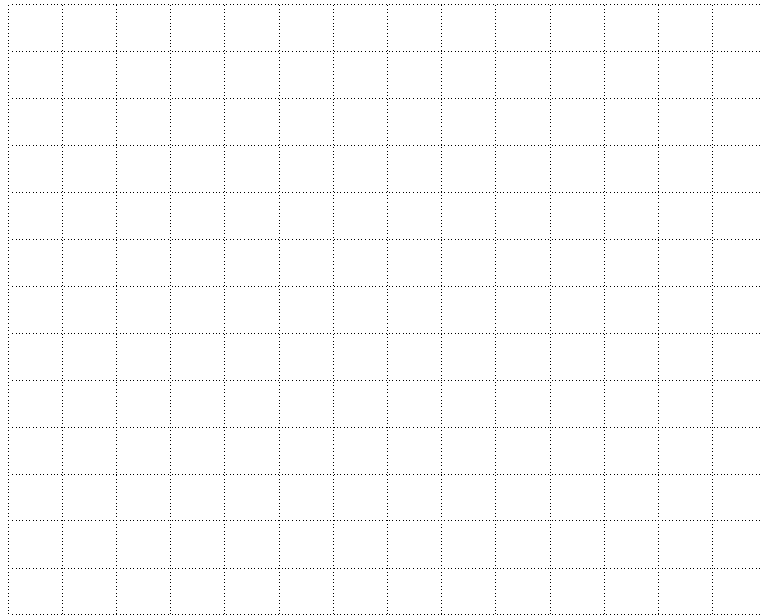
*Osservazione:* E' bene precisare subito che: concettualmente i F.F. sono costituiti da porte logiche (NAND o NOR), ma nel caso del convertitore, poiché si trova sempre in uno stato di memoria, con  $J=K=1$ , questo tipo di realizzazione genera il fenomeno delle corse critiche, con effetti aleatori alle uscite [1, pag. 265].

Per questo motivo si è fatto ricorso all'integrato 74109.

Il 74109 è un doppio F.F. TTL di tipo J-K, triggerato alto, cioè con fronte di comando positivo. La struttura interna è la seguente:

---

<sup>1</sup> Cioè superiori ai picchi di tensione più rilevanti



- *Struttura interna del 74109*

Benché le configurazioni di ingresso siano diverse a seconda dell'uso, nel convertitore ne sono usate solo 2:

Ingressi		Uscite			
Preset	Clear	J	$\overline{K}$	Q	$\overline{Q}$
1	0	X	X	0	1
1	1	1	0	Commutazione	

X indica che lo stato può essere qualsiasi.

La combinazione di ingressi per azzerare il F.F. è la prima riga, mentre la seconda riga provoca la commutazione, che nel nostro caso è sempre dallo stato 0 allo stato 1.

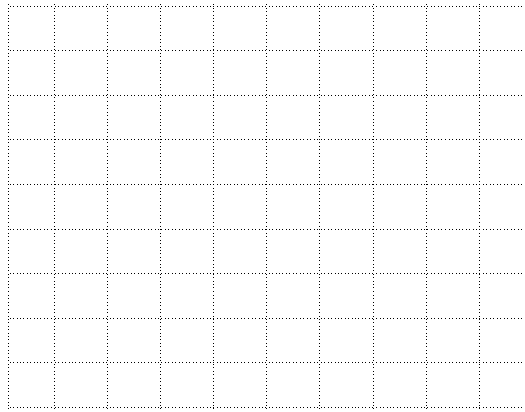
Si noti che l'ingresso J è attivo alto, mentre l'ingresso K è attivo basso.

E' l'uscita Q a pilotare la base del BJT, quindi a farlo commutare, determinando così la commutazione del relè (vedere il paragrafo 1.10.).

### 1.10 I transistori BJT in funzionamento ON-OFF

La realizzazione automatica del commutatore presente con convertitore, ha reso necessaria la presenza di un relè (con alimentazione 6 V) comandato da un BJT in funzionamento ON-OFF.

Il circuito per la polarizzazione del BJT è il seguente:



- Rete di polarizzazione automatica,  
utilizzata per la commutazione

In formule si ha:

$$I_{C(sat)} = \frac{V_{cc} - V_{CE(sat)}}{R_L}$$
$$I_B = \frac{V_{cc} - V_{BE(sat)}}{R_B}$$

Se è soddisfatta la condizione:

$$I_B > \frac{I_{c(sat)}}{h_{FE(min)}}$$

si avrà la condizione di conduzione (ON).

Il BJT comanda il relè in questo modo:

- se il BJT è OFF, cioè in condizioni di riposo, il relè è collegato alla tensione da convertire (rivedere lo schema, il relè è il commutatore S1)
- se il BJT è ON, cioè quando il F.F. commuta alla fine della prima rampa, il relè è collegato alla tensione di riferimento -  $V_{ref}$ .

### 1.11 L'alimentazione del convertitore: il filtro capacitivo e l'integrato 7805

Poiché la tensione di rete è continua, e tutti i circuiti richiedono una tensione continua, si sono resi necessari questi tre "interventi" sulla tensione di rete:

1. riduzione dell'ampiezza picco-picco
2. raddrizzamento con filtro capacitivo
3. stabilizzazione.

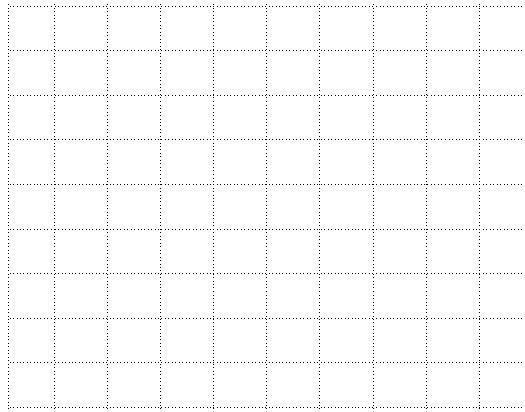
#### 1. riduzione dell'ampiezza picco-picco

Per questa operazione si richiede semplicemente l'uso di un trasformatore: da 220 AC a 9 AC.

#### 2. raddrizzamento con filtro capacitivo

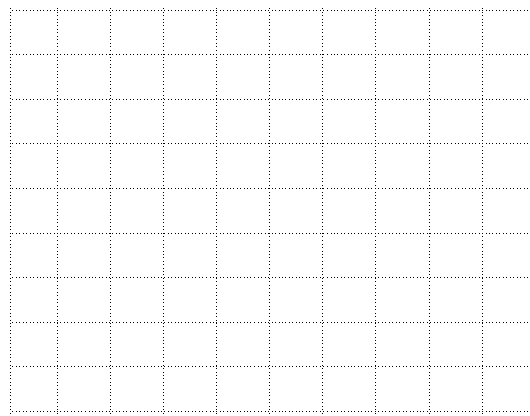
La tensione di uscita del trasformatore ha una forma di questo tipo:





in cui il valore massimo è  $\sqrt{2}$  volte la tensione efficace (rispettivamente 220 e 9 volte).

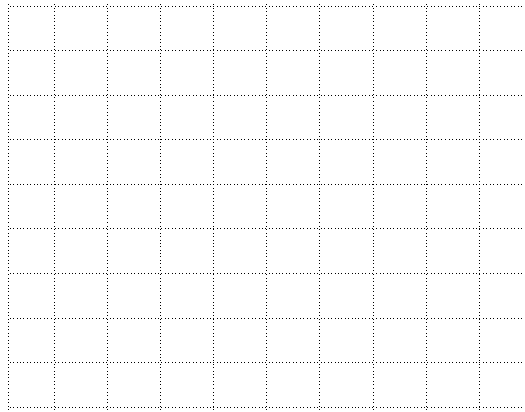
Lo schema del filtro capacitivo è il seguente:



- Alimentatore ad una semionda con filtro capacitivo
- Trasformatore
  - Diodo raddrizzatore
  - Filtro (condensatore)
  - carico

Il diodo provvede a rendere le onde tutte positive (o negative se collegato al contrario, cioè scambiando anodo e catodo). Il condensatore tende a mantenere il valore massimo durante la discesa del segnale.

Il risultato qualitativo prodotto da questo circuito è il seguente:



- a. Forma d'onda originaria
- b. Effetto del diodo
- c. Effetto del condensatore

L'ondulazione presente sul segnale di uscita prende il nome di *ripple*. Per ridurre il *fattore di ripple*<sup>2</sup> si dovrebbe aumentare il valore della capacità, ma così aumentano i costi, e la corrente diretta sul diodo. Il valore scelto per il progetto è  $C=1mF$ .

### 3. stabilizzazione

La tensione di uscita del filtro capacitivo, ha, come visto un andamento quasi continuo, ma un valore più elevato di quello necessario. Questo valore è come già detto  $\sqrt{2}$  volte l'uscita del trasformatore, cioè circa 13 volt.

Il 7805 è uno stabilizzatore di tensione integrato che riceve in ingresso un tensione continua, che può anche essere di valore variabile nel tempo, compresa tra 7 e 35 volt, e restituisce una tensione continua di 5 volt. Questo integrato si presta egregiamente al circuito in esame, che presentando integrati della famiglia TTL, sono alimentati, appunto, con una tensione di 5 volt.

Si è scelto di alimentare anche gli amplificatori operazionali con questa tensione, anche se questo è un po' riduttivo perché limita la tensione di uscita a 4 volt. Si vedrà meglio nel secondo capitolo.

E' costituito da tre pin:

1. Tensione di ingresso
2. Pin comune (GND)
3. Tensione di uscita

Quindi la tensione di ingresso si applica tra i pin 1 e 2 e la tensione di uscita si preleva tra 2 e 3.

## CAPITOLO 2 - LA REALIZZAZIONE DEL PROGETTO

### 2.1 La configurazione del timer integrato 555

Utilizzando le formule già viste nel capitolo 1, cioè:

---

<sup>2</sup> Si definisce *fattore di ripple*  $r$  il rapporto tra il valore efficace della tensione di ondulazione residua ed il valore della tensione continua di uscita continua di uscita dell'alimentatore:

$$r = \frac{V_r}{V_u}$$

$$T_1 = R_B C \log \frac{0 - 2/3 V_{cc}}{0 - 1/3 V_{cc}} = 0.7 CR_B$$

$$T_2 = (R_A + R_B) C \log \frac{V_{cc} - 2/3 V_{cc}}{V_{cc} - 1/3 V_{cc}} = 0.7 C(R_A + R_B)$$

$$T = T_1 + T_2 = \frac{1}{f}, \quad f = \text{frequenza}$$

con questi valori:

$$R_A = 3.9 K \Omega$$

$$R_B = 15 K \Omega$$

$$C = 47 \mu F$$

$V_{cc} = 5 V$ , per assicurare, come già detto, la compatibilità dei livelli di uscita con i livelli logici TTL.

si ha:

$$T_1 = 0.49 \text{ secondi}$$

$$T_2 = 0.62 \text{ secondi}$$

$T = T_1 + T_2 = 1.11 \text{ secondi}$  (questa quantità sarà nel seguito indicata con  $T_{Ck}$  per indicare la frequenza del clock).

$$f = 0.9 H_z$$

Si sono scelti valori elevati per le resistenze e la capacità per permettere di vedere in “tempo reale” la conversione. In questo modo la conversione richiede alcuni secondi. Ma ciò non esclude che il circuito possa essere usato anche a frequenze superiori variando i parametri visti prima, e cioè, in altre parole, la frequenza del clock.

Il condensatore  $C$ , per avere capacità di quell'ordine, e per avere dimensioni contenute, deve essere di tipo elettrolitico. I condensatori elettrolitici possono avere capacità molto variabili, da 47 nF a qualche decina di Farad. Possono essere utilizzati come condensatori polarizzati e non.

Il terminale 5 della tensione di controllo è collegato con un condensatore ceramico, che può essere anche utilizzato ad alte frequenze, per le sue perdite estremamente ridotte. I condensatori ceramici sono sempre non polarizzati.

L'uscita del timer, che può avere due livelli, può essere vista tramite un diodo led (di colore rosso). Vale la pena di ricordare che, per ridurre la corrente circolante nel diodo led, è necessaria una resistenza di valore modesto, generalmente è scelta di 220  $\Omega$ .

## 2.2 La configurazione del circuito integratore

Nella pratica, in un circuito integratore, anche il morsetto non invertente, generalmente collegato a massa, è collegato a massa attraverso una resistenza dello stesso valore di quella applicata tra il segnale di ingresso e il morsetto (-) [7].

Anche se nella pratica il condensatore è di tipo ceramico (non polarizzato, anche in vista di un eventuale segnale con segno non costante), nel nostro caso, per permettere la visualizzazione della conversione, si preferisce un condensatore elettrolitico, che essendo di capacità maggiore, permette una visualizzazione più lenta.

I valori della resistenza e della capacità scelti sono:

$$R = 100 K \Omega$$

$$C = 47 \mu F$$

### 2.3 La configurazione del Trigger di Schmitt

Avendo scelto:

$R_1=10\text{ K}\Omega$  e  $R_2=680\Omega$ , usando le formule:

$$V_A = \frac{R_2}{R_1 + R_2} V_{sat} \quad \text{e} \quad V_B = \frac{R_2}{R_1 + R_2} (-V_{sat}) \quad \text{si ha}$$

$$V_A = 0.32 \text{ volt} \quad \text{e} \quad V_B = -0.21 \text{ volt};$$

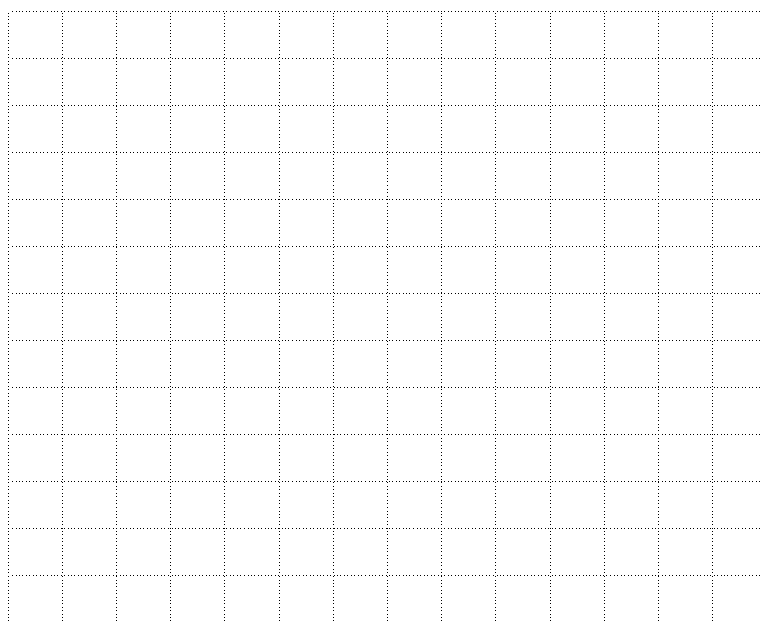
essendo  $+V_{sat} = +5\text{ V}$  e  $-V_{sat} = -3.3\text{ V}$ .

Non potendo misurare il rumore, si è pensato che il valore 0.22 volt possa essere superiore a qualsiasi picco di rumore.

### 2.4 Il contatore binario 7490

Il contatore binario utilizzato nel progetto è l'integrato 7490.

È uno dei contatori integrati più usati. Può essere usato come contatore modulo 10, modulo 5 o modulo 2. Lo schema interno dell'integrato 7490 è il seguente:



- Schema interno dell'integrato 7490

Le informazioni utili ricavabili dai data sheets [1, pag. 565] sono:

- i terminali 1 e 12 vanno cortocircuitati per avere un conteggio modulo 10.
- i terminali di uscita (che contengono il valore del conteggio) sono, dal più significativo al meno significativo: 12, 9, 8, 11, e indicati con  $Q_0$ ,  $Q_1$ ,  $Q_2$ ,  $Q_3$ .
- gli impulsi da contare sono quelli che arrivano all'ingresso 14. Questo ingresso è attivo basso, quindi il conteggio si incrementa ogni volta che arriva uno 0 logico. Pertanto per bloccare il conteggio si deve "fissare" l'ingresso in questione ad 1 logico.

---

<sup>3</sup> Per diversi motivi la tensione di alimentazione dell'amplificatore operazionale non è duale. Nella pratica si vede che dando una alimentazione perfettamente duale (+5V, -5V), la tensione di uscita dell'integratore diminuisce troppo rapidamente impedendo un corretto funzionamento dell'integratore. Per questo motivo si è scelto un valore più "modesto" per  $-V_{sat}$ .

- gli ingressi  $MR$  si usano per azzerare il contatore (ingressi attivi alti). Quindi bisogna cortocircuitarli a massa per permettere al contatore proseguire il conteggio. Se invece sono non collegati sono da considerarsi a livello logico 1, quindi il contatore è bloccato<sup>4</sup>. Con un pulsante si provvede ad azzerare il contatore ogni qualvolta si voglia iniziare un nuovo conteggio.
- gli ingressi  $MS$  se attivi (alti) producono in uscita la configurazione 1001, che corrisponde in decimale al 9. Questa necessità non si verifica per il progetto, quindi questi due ingressi (piedini 6 e 7) sono a livello logico 0.

Le uscite del contatore sono collegate a dei diodi led, che permettono di vedere il risultato della conversione. Durante il funzionamento, le uscite dei diodi sono comunque abilitate, cioè variano secondo quanto spiegato al paragrafo 1.3.

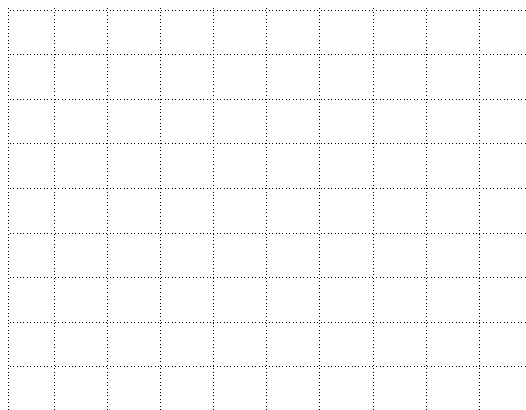
Un ulteriore led indica lo stato di “attesa”, cioè, finché il led è acceso, la conversione è in corso. Quando si spegne, la conversione è terminata e l’uscita del contatore si ferma. A questo punto si è pronti per una nuova conversione.

*Osservazione importante:* nel funzionamento del convertitore si parla di un conteggio fino al valore  $2^n$ , essendo  $n$  il numero di bit del contatore. Qui il conteggio si ferma a 10, che non è una potenza di 2. Tutto sarà meglio compreso alla fine, quando sarà riassunto il funzionamento del convertitore, che è, in realtà, molto diverso da quello descritto nel paragrafo 1.3.

## 2.5 Verifica del funzionamento ON-OFF del BJT

Il BJT in questione è il 2N2218. E’ un transistor npn al silicio.

Nello schema del circuito di polarizzazione del BJT visto, cioè:



- Rete di polarizzazione automatica,  
utilizzata per la commutazione

con i valori:  $R_L = 470 \Omega$  e  $R_B = 3.9 K \Omega$  e usando le formule

$$I_{C(sat)} = \frac{V_{cc} - V_{CE(sat)}}{R_L}$$

$$I_B = \frac{V_{cc} - V_{BE(sat)}}{R_B}$$

si ha:  $I_{C(sat)} = 10 mA$  e  $I_B = 1.1 mA$ .

sapendo dai data sheets [3, pag. 287] che:

---

<sup>4</sup> a tal proposito è fondamentale ricordare che i componenti della famiglia TTL, in assenza di connessione, sono da considerarsi a livello logico alto.

$$V_{CE(sat)} = 0.3V \quad V_{BE(sat)} = 0.8V, \quad h_{FE(min)} = 35 \quad (\text{per } I_c = 10 \text{ mA})$$

La condizione:  $I_B > \frac{I_{c(sat)}}{h_{FE(min)}}$  è verificata  $\left( 1.1 > \frac{10}{35} \right)$ , dunque il BJT è ON.

Se l'alimentazione è a 0 logico (qualche decimo di volt), la tensione di alimentazione non è sufficiente a far condurre il BJT, che è OFF.

## 2.6 Funzionamento complessivo del convertitore

Con riferimento alla trattazione teorica si ha:

$$V_a = 0 \div 1.5V$$

$$-V_{ref} = -3.3V$$

$$\text{livello del conteggio} = 10$$

$$f_{ck} = 0.9 \text{ Hz. (vedere par. 2.1)}$$

$$T_{Ck} = 1.11 \text{ secondi}$$

$$T_1 = 10 \quad T_{Ck} = 11.1 \text{ secondi}$$

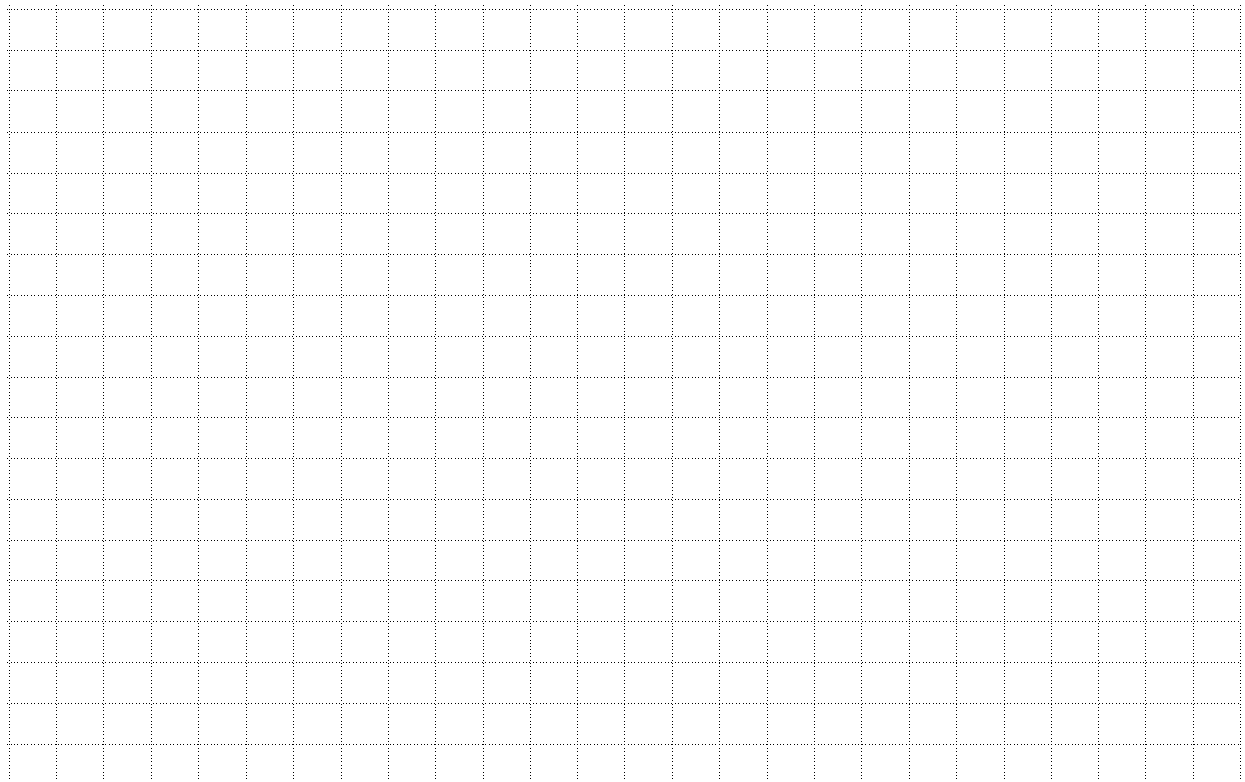
$$R = 100 \text{ K } \Omega$$

$$C = 47 \mu F$$

Osservazione importante: Sono essenzialmente due i motivi che rendono lo schema dell'integratore realizzato in pratica diverso da quello della trattazione teorica del paragrafo 1.3, e sono:

- i componenti non sono ideali
- non vi è una esatta corrispondenza fra i circuiti usati nella trattazione teorica e i circuiti usati nella pratica

Lo schema dell'integratore è il seguente:



-Schema del convertitore utilizzato nel progetto

E' evidente che:

- l'integratore è non invertente e presenta una resistenza sia sul ramo invertente che sul ramo non invertente dello stesso valore. Conseguenza di questo è che la rampa indicata nella parte teorica è in realtà, in questo caso, positiva
- anziché un comparatore in anello aperto come illustrato nella parte teorica, paragrafo 1.3., si usa un comparatore con isteresi, più stabile, e con maggiore immunità al rumore
- il contatore è il 7490 che è un contatore modulo 10, quindi quello che nella teoria veniva con  $2^n$  nel nostro caso vale 10.

Le fasi che contraddistinguono il conteggio sono le seguenti 5:

1. Reset del sistema

- azzerare il contatore
- scaricare il condensatore dell'integratore
- resettare il F.F.
- portare il commutatore nella posizione *A* (o riportarlo, se eventualmente nella posizione *B* per una precedente conversione).
- accendere un diodo led che indica lo stato di "attesa". Questo led si spegnerà automaticamente quando il conteggio sarà terminato

2. inizio del conteggio, con crescita della tensione di uscita

- la tensione di uscite cresce con andamento

$$V_0 = \frac{V_a t}{RC}$$

- il contatore continua il suo conteggio fino al valore 10
- lo stato del F.F., e quindi del transistore e del relè restano inalterati
- la durata di questa fase è costante e indipendente dal valore da convertire e vale:

$$T_1 = 10 T_{ck} = 11.1 \text{ secondi}$$

cronometrando questo tempo, risulta nella realtà di poco inferiore agli 11 secondi.

3. tensione di uscita al valore massimo

La tensione di uscita, crescendo secondo la legge:  $V_0 = \frac{V_a t}{RC}$ , al tempo  $t=T_1$ , avrà un valore che

dipende da  $V_a$ , per esempio (ricordiamo che:  $R = 100 K \Omega$ ,  $C = 47 \mu F$ ):

per  $V_a = 0.5 V$  si ha  $V_0 = 1.2 V$

per  $V_a = 1 V$  si ha  $V_0 = 2.4 V$

per  $V_a = 1.5 V$  si ha  $V_0 = 3.5 V$

Poiché la tensione  $V_{sat} = 5 V$  e la tensione di uscita può arrivare al massimo ad 1 V da  $V_{sat}$ , si capisce che  $V_a = 1.5 V$  rappresenta, approssimativamente, il valore massimo della tensione che si può convertire.

*Osservazione: questi conti sono fatti nel caso ideale, per i valori osservati sperimentalmente si rimanda all'osservazione finale.*

In questa fase, che in realtà ha durata idealmente infinitesima, il contatore, raggiunto il valore massimo, si azzerà, l'uscita Q vale 1<sup>5</sup>, il relè commuta e all'integratore arriva una tensione negativa. Ha così inizio la fase 4.

4. diminuzione della tensione di uscita

Avendo l'integratore una tensione di ingresso negativa, la sua tensione di uscita diminuisce, partendo

---

<sup>5</sup> La commutazione del F.F. quando il contatore ha sulle sue uscite la combinazione 1001 (che corrisponde al 9 in decimale) viene fatta con una opportuna combinazione logica di questi ingressi: facendo il prodotto fra la prima e la quarta uscita, la seconda e la terza negata e vedendo quando è 1, si attiva, attraverso il piedino numero 4 del 74109, lo stato di commutazione del F.F.

dal valore massimo che aveva raggiunto precedentemente.

Quando la tensione di uscita dell'integratore, diminuendo, scende al di sotto del livello di soglia negativo del trigger di Schmitt, cioè:

$$V_B = -\frac{R_2}{R_1 + R_2} V_{sat}$$

il trigger ha una uscita di circa  $V_{sat}$ , che, nella logica TTL, può essere considerata senza dubbio, corrispondente a un livello logico 1. Attraverso alcune operazioni logiche, questo valore blocca il conteggio.

5. arresto del conteggio
  - il diodo led introdotto nella fase 1 si spegne
  - il contatore si arresta.

Quando il conteggio è terminato, la tensione di uscita continua a diminuire, senza effetti peraltro dannosi.

## 2.7 Specifiche

Qui sono riportate in modo sintetico le specifiche (o parametri) dei convertitori A/D. Per una migliore comprensione vedere il paragrafo 2.8.

### 1. Dinamica della tensione di ingresso

E' il campo di valori che possono essere convertiti. Nel caso in esame questo intervallo è  $0.7 \div 1.5 V$ .

### 2. Configurazione dei dati di uscita

Le configurazioni di uscita vanno da 0000 a 0001.

### 3. Tempo di conversione

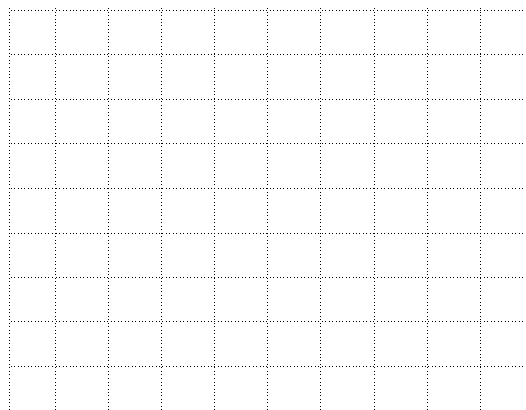
Come è noto il tempo di conversione è proporzionale alla tensione di ingresso. Per il convertitore realizzato, inoltre, si è scelto di vedere in tempo reale il funzionamento, e quindi i vari passi della digitalizzazione. I tempi di conversione vanno dunque da 12 secondi circa ad un massimo di 20 secondi.

### 4. Risoluzione

La risoluzione indica il più piccolo valore che può essere convertito. Nel nostro caso è  $0.7 V$ .

### 5. Errore di linearità

Per definizione, rappresenta la massima deviazione della curva di trasferimento reale da quella ideale. Nel caso ideale, la curva dovrebbe passare per l'origine, in un grafico come il seguente, in cui sull'asse  $x$  ci sono i valori analogici di ingresso espressi come frazioni del Fondo Scala (FS), e in ordinata la configurazione dei dati digitali in uscita.



- *Caratteristica di trasferimento ideale per un ADC (a 3 bit)*

Nel caso del convertitore realizzato, la conversione si può pensare lineare per valori di ingresso tra  $0.7$  e  $1.5 V$ , ma la curva è lontana dal passare per l'origine (vedere errore di offset).

### 6. Errore di linearità differenziale

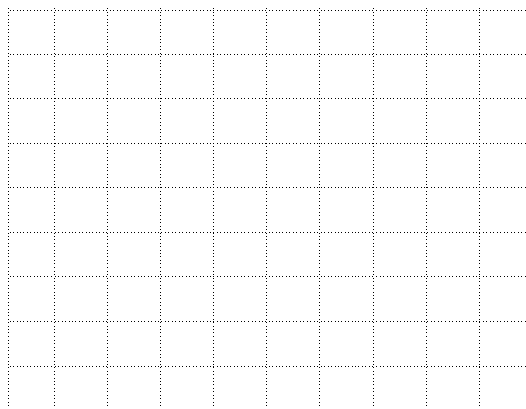
Esprime la massima variazione dell'ampiezza della fascia di valori analogici corrispondente ad un certo



valore digitale rispetto all'ampiezza teorica (1 LSB). Se questo errore è maggiore o uguale a  $\pm 1\text{LSB}$  causa sicuramente la perdita di qualche dato digitale (*missing code*).

### 7. Errore di offset

Indica l'errore che comporta un non passaggio della curva di trasferimento del convertitore per l'origine. Nel caso in esame la curva passa per il punto 0.7 V e 0000, come si vede in figura:



- Errore di offset

### 8. Errore di guadagno

E' la differenza di pendenza fra la curva di trasferimento ideale e quella reale. Si può fare riferimento alla figura precedente.

## **2.8 Osservazioni finali**

- ❑ I valori trovati con le formule indicate, sono validi solo nel caso ideale. Nei casi pratici, i valori delle resistenze e delle capacità presentano delle tolleranze che producono effetti più o meno rilevanti sui valori attesi. Avendo a disposizione un multimetro digitale si vede che i valori commerciali (della serie E12) delle resistenze differiscono dai valori reali (ad es. misurando una resistenza di 10 K  $\Omega$ , si è letto il valore 9.6 K  $\Omega$ ). Non esiste invece modo, con un multimetro digitale, per misurare i valori reali delle capacità.
- ❑ Nella fase 3 si è visto che la tensione di uscita raggiunge il suo valore massimo secondo la relazione:

$$V_o = \frac{V_a T_I}{RC}$$

Nella pratica la relazione trovata che lega  $V_o$  e  $V_a$  è ben diversa da questa, e sarebbe difficile anche da esprimere in modo esplicito. Motivo è certamente la presenza del relè che provoca, all'inizio della conversione e alla fase 3, rispettivamente, un aumento e una diminuzione improvvisa di quasi 1 volt nella tensione di uscita dell'integratore. La relazione dunque è ben lontana dall'essere lineare.

Facendo delle misurazioni si osservano i seguenti valori:

Valore analogico da convertire	Conversione in base 2	Conversione in base 10	Valore della tensione di uscita
1.6	Ricomincia	/	4.02
1.54	1000	8	3.89
1.47	0111	7	3.7
1.40	0110	6	3.5
1.34	0110	6	3.5
1.24	0101	5	3.12
1.17	0100	4	2.9
1.10	0100	4	2.9
1.00	0011	3	2.6
0.91	0010	2	2.4
0.85	0001	1	2.15
0.7	0000		

Il numero di livelli di quantizzazione è 8: da 0 a 7. La distanza fra due livelli di quantizzazione è 0.1 (si trova facendo il rapporto fra l'ampiezza dell'intervallo di tensioni che può essere convertito e il numero di livelli di quantizzazione).

Le tensioni pari o al di sotto di 0.7 V vengono convertite come 0.

Le tensioni pari o al di sopra di 1.5 V vengono convertite come  $(0111)_2 = (7)_{10}$ . Questo succede perché valori di tensione di ingresso superiori a 1.5 V producono una tensione di uscita che raggiunge il suo valore massimo, e quindi, per il convertitore risultano indistinguibili. Si avrebbe potuto alimentare l'integratore con una tensione più elevata.

Non è accettabile invece la configurazione di uscita  $1001$  che commuta il relè.

Inoltre i risultati finali dipendono da numerosi fattori: tensioni di alimentazione del trigger e quindi relative tensioni di sogli  $V_A$  e  $V_B$ , tensione di riferimento  $-V_{ref}$ . Le tensioni di soglia del trigger, sebbene piuttosto elevate, hanno dimostrato di influire pesantemente sul risultato della conversione. In un primo momento si erano scelte le soglie vicine allo zero, ma ciò provocava variazioni della conversione per uguali valori della tensione  $V_a$ . Questo problema è stata quasi (perché anche in questo caso, raramente, si verificava ciò) completamente risolto con la scelta qui fatta.

- ❑ da quanto detto potrebbe sembrare che, il convertitore progettato, ha delle caratteristiche deludenti, ed in realtà è così. Il campo estremamente ridotto della tensioni che possono essere convertite ne è la prova.
- ❑ Resta tuttavia evidente anche che nella fascia  $V_a = 0.7 \div 1.5$  V il comportamento del convertitore è pressoché lineare, con un incremento di un bit per ogni decimo di volt della tensione di ingresso. Questo risultato, a mio personale avviso, da ritenersi un buon traguardo.
- ❑ Per migliorare il risultato si potrebbero tentare diverse soluzioni. Per avere un campo più esteso delle tensioni da convertire, si può aumentare la tensione di alimentazione dell'integratore. La scelta 5 V è stata dettata esclusivamente da ragioni di semplicità, visto che si è fatto uso, per quanto riguarda i circuiti logici (contatore, flip-flop, porte logiche) di integrati della famiglia TTL.
- ❑ Altro problema non banale è stato quello di "adattare" l'uscita del trigger: finché l'uscita è allo stato alto tutto va bene (essendo di valore 4 V circa, il livello logico è certamente 1), ma se la tensione è negativa, cioè nello stato basso, la situazione non è così facile. Per rimediare è stato necessario ricorrere ad un diodo.
- ❑ Durante il progetto è stato necessario cambiare soluzione più volte. In un primo momento si era realizzato il F.F. "artigianalmente" con le porte NAND, ma si è rivelata una soluzione fallimentare e ha richiesto l'uso di un F.F. integrato. Inoltre la proprietà, tanto nota, dell'amplificatore operazionale di lavorare, in anello aperto, come comparatore, si è rivelata infondata, almeno per il  $\mu A741C$ .
- ❑ Passare da un circuito trovato su un libro, alla sua realizzazione pratica, dunque, crea, e richiede la necessità di risolvere adeguatamente, tutta una serie di problemi.
- ❑ Realizzare un integratore ha inoltre coinvolto argomenti che non sono direttamente collegati, come la stabilizzazione di una tensione alternata e l'uso dei commutatori.
- ❑ Dopo questa carrellata di difficoltà vorrei finalmente concludere facendo alcune considerazioni di carattere personale. Credevo, e sottolineo credevo, che la realizzazione sarebbe stata più semplice, ma poi le cose sono andate diversamente...

Questa esperienza ha avuto anche dei risultati positivi: prendere dimestichezza con i data sheets, saper adattare un concetto al proprio problema, tentare molte volte diverse soluzioni per capire pro e contro. Anche se il convertitore realizzato ha delle specifiche deludenti, lo scopo di questo progetto non è quello di realizzare un buon convertitore, ma di illustrare con un semplice progetto il funzionamento. Il convertitore ad integrazione a doppia rampa, è tra i convertitori studiati nel corso di Elettronica applicata 2, uno dei più difficili, ma precisi.

Sono soddisfatto del risultato ottenuto e dei concetti che questa esperienza mi ha fatto apprendere.

## **2.9 Elenco dei componenti usati**

Circuiti integrati:

- 1 timer integrato 555
- 2 amplificatore operazionali  $\mu$ A741C
- 1 contatore integrato 74LS90
- 1 7400 (4 porte NAND, due ingressi)
- 1 7404 (6 porte NOT)
- 1 7408 (6 porte AND)
- 1 flip-flop JK TTL, 74LS109
- 2 7805 (stabilizzatori di tensione con uscita a 5 volt)

Altri componenti

- 1 relè
- 1 transistor 2N2218
- 1 resistenza variabile per la regolazione del segnale di ingresso da convertire
- 6 diodi LED per la visualizzazione dei risultati

Altre resistenze e condensatori per la temporizzazione.

## Bibliografia

### Libri di testo

- [1] Giometti, Frascari - Elettronica, La locica - Calderini Editore
- [2] Giometti, Frascari - Elettronica, L'analocica - Calderini Editore
- [3] Cuniberti, De Lucchi, De Stefano - Elettronica, Componenti e tecniche circuitali, 2, Petrini Editore
- [4] Cuniberti, De Lucchi, De Stefano - Elettronica, Dispositivi e sistemi, 3, Petrini Editore
- [5] Lotti - Tecnologia delle costruzioni elettroniche, volume 1, La Sovrana Editrice

### Riviste

- [6] Elettronica In, Maggio 1996.
- [7] Elettronica 2000, Gennaio 1998.

Per ogni paragrafo sono indicate le fonti per approfondimenti

### CAPITOLO 1 - RICHIAMI TEORICI

- 1.1 Contenuto del corso di Elettronica Applicata II
- 1.2 Perché la scelta di progetto di un ADC?
- [4, 603] 1.3 Il funzionamento del convertitore ad integrazione a doppia rampa
- [4, 206] 1.4 Il timer integrato 555
- [5, 305 e 336] 1.5 Gli amplificatori operazionali in anello aperto
- [3, 507] 1.6 Gli amplificatori operazionali utilizzati come circuiti integratori.
- [3, 503] 1.7 Limiti degli amplificatori operazionali utilizzati in anello aperto
- [3, 537] 1.8 Il contatore binario
- [1, 300] 1.9 Il flip-flop
- [1, 264] 1.10 I transistori BJT in funzionamento ON-OFF
- [3, 321] 1.11 L'alimentazione del convertitore: il filtro capacitivo e l'integrato 7805
- [6, 34] 1.12 Il problema della quantizzazione
- [2, 557, 573] 1.12 Il problema della quantizzazione
- [4, 582] 1.12 Il problema della quantizzazione

### CAPITOLO 2 - LA REALIZZAZIONE DEL PROGETTO

- 2.1 La configurazione del timer integrato 555
- [7, 54] 2.2 La configurazione del circuito integratore
- 2.3 La configurazione del Trigger di Schmitt
- 2.4 Il contatore binario 7490
- 2.5 Verifica del funzionamento ON-OFF del BJT
- 2.6 Funzionamento complessivo del convertitore
- [4, 606] 2.7 Specifiche
- 2.8 Osservazioni finali
- 2.9 Elenco dei componenti usati

Per i data sheets:

- 7400 [1, 503]
- 7404 [1, 504]
- 7490 [1, 565]
- 74109 [1, 523]
- 7805 [4, 561]
- $\mu$ A741C [3, 545]
- 555 [4, 297]
- 2N2218 [3, 287]