

*Università degli Studi di Lecce*  
*Facoltà di Ingegneria Informatica N.O.*  
*A.A. 2003/2004*

*Tesina Esame di Elettronica Analogica II*

*Studentessa: Laura Corchia*

*Docente: Dott. Marco Panareo*

# *INDICE*

<i>Presentazione del progetto del convertitore AC-DC a valor medio</i>	<b>pagg. 3-5</b>
<i>Dimensionamento dei componenti</i>	<b>pagg. 5-6</b>
<i>Simulazioni in PSpice</i>	<b>pagg. 6-7</b>
<i>Valutazione del rumore d'ingresso e d'uscita in PSpice</i>	<b>pagg. 7-8</b>
<i>Valutazioni conclusive</i>	<b>pagg. 8-10</b>

## Convertitore AC-DC a valor medio

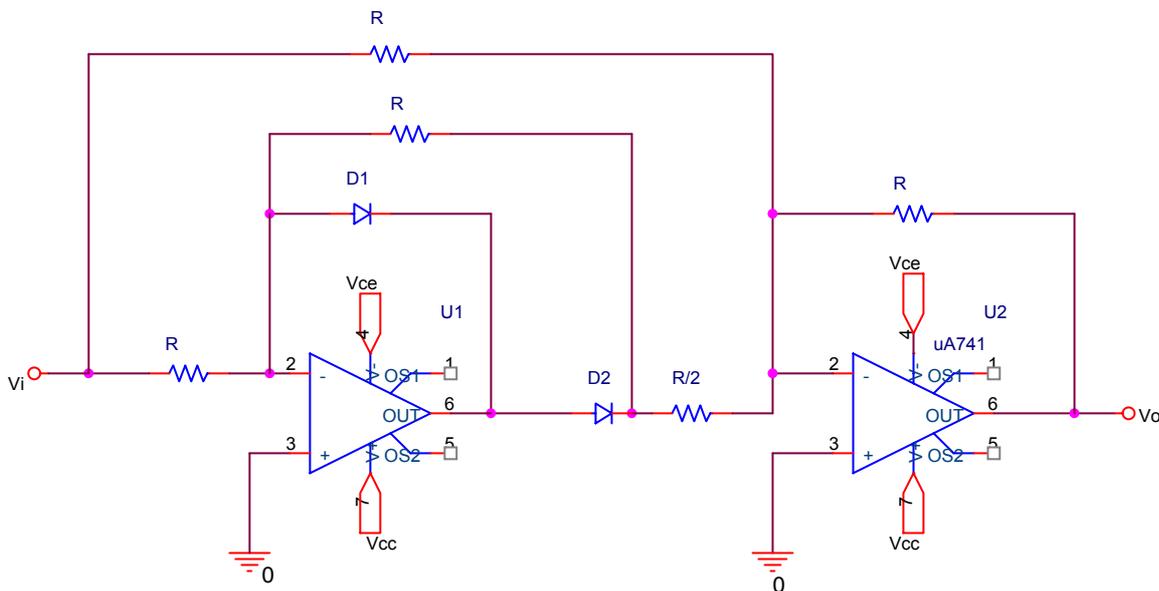
Un convertitore AC-DC permette di ottenere un segnale continuo funzione di uno dei parametri caratteristici del segnale alternato applicato all'ingresso. Tali parametri caratteristici sono essenzialmente il valor medio, il valor massimo o di cresta e il valor efficace. Il convertitore AC-DC a valor medio utilizza pertanto come parametro caratteristico il valor medio.

Si definisce valor medio di un segnale alternato il valor medio del suo valore assoluto; esso viene anche chiamato valor medio raddrizzato, oppure valor medio assoluto. Ad esempio, se tale segnale è una corrente, si può scrivere:

$$I_m = \frac{1}{T} \int_0^T |i| dt,$$

dove  $I_m$  è il valor medio raddrizzato,  $|i|$  il valore assoluto della corrente e  $T$  il periodo. Per realizzare un convertitore a valor medio è pertanto necessario un raddrizzatore a doppia semionda (all'uscita del quale si ha il valore assoluto del segnale alternato) con in cascata un filtro passa-basso.

Utilizziamo il seguente circuito per il raddrizzatore a doppia semionda:



Circuito del raddrizzatore a doppia semionda.

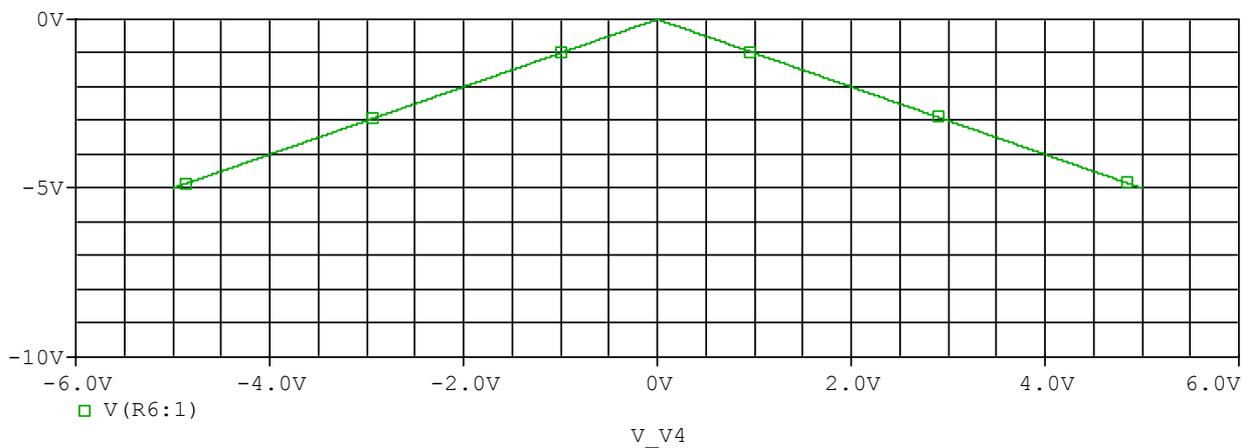
che è costituito dal raddrizzatore ad una semionda con in cascata un amplificatore sommatore al quale è applicata anche la tensione di ingresso  $v_i$ . Quando risulta  $v_i > 0$ , la tensione all'uscita del limitatore è nulla ( $v_{o1} = 0$ ). Pertanto il sommatore funziona come un invertitore a guadagno unitario ( $v_o = -v_i$ ). Quando risulta invece  $v_i < 0$ , è il limitatore che funziona come invertitore a guadagno unitario ( $v_{o1} = -v_i$ ). All'uscita del sommatore si ha:

$$v_o = -\frac{R}{R}v_i - \frac{R}{R/2}v_{o1} = v_i.$$

Pertanto risulta:

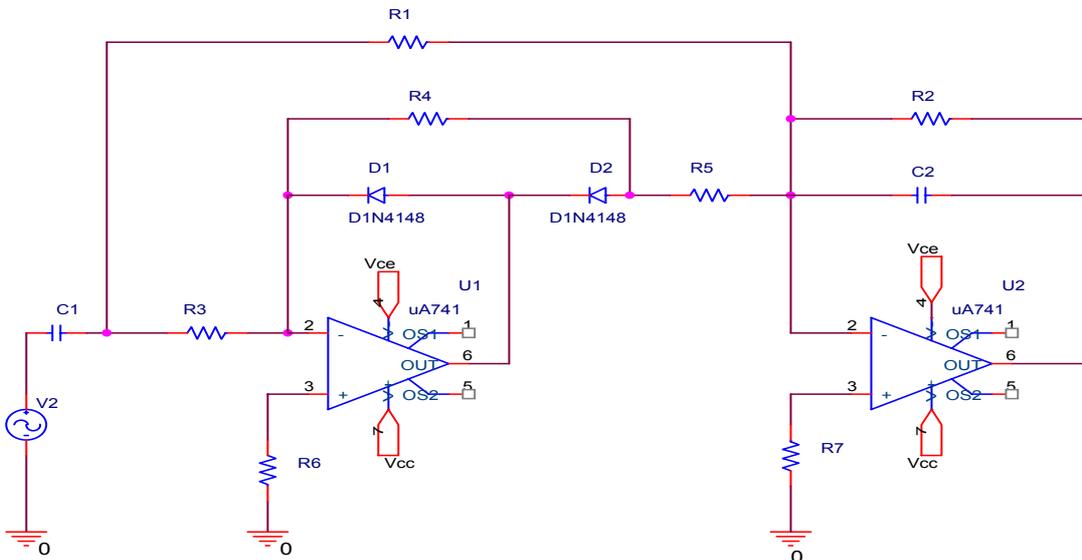
$$\begin{aligned} v_o &= -v_i & \text{se } v_i > 0 \\ v_o &= v_i & \text{se } v_i < 0 \end{aligned}$$

dove  $v_o$  è la tensione all'uscita e  $v_i$  quella all'ingresso. Ne consegue che la tensione in uscita, uguale in modulo a quella in ingresso, è sempre negativa qualsiasi sia il segno della tensione all'ingresso. La caratteristica di trasferimento è pertanto la seguente:



Caratteristica di trasferimento del raddrizzatore a doppia semionda.

Per realizzare il nostro convertitore AC-DC è sufficiente aggiungere al circuito precedente un condensatore in parallelo alla resistenza di retroazione del secondo operazionale per limitare superiormente la banda passante. Affinché l'azione del filtro sia adeguata è necessario che la sua frequenza di taglio  $f_s$  sia molto minore della minima frequenza del segnale applicato al convertitore, ciò significa che  $f_s$  deve essere almeno dieci volte più piccola della frequenza del segnale in ingresso. Lo schema del convertitore è il seguente:



Circuito completo del convertitore AC-DC a valor medio.

dove il condensatore  $C_1$  toglie l'eventuale componente continua sovrapposta al segnale e le resistenze  $R_6$  e  $R_7$  hanno la funzione di limitare l'offset e sono rispettivamente uguali a  $R_1 // R_3$  e  $R_2 // R_5$ .

Si tenga presente che visto che si procederà con la simulazione in PSpice si è supposto di usare come operazionali il  $\mu A741$  e per i diodi il D1N4148.

### Dimensionamento dei componenti

Procediamo al dimensionamento dei componenti: se la frequenza minima del segnale applicato in ingresso è di  $20Hz$  allora  $f_s$  al massimo dovrà essere pari a  $2Hz$ :

$$f_s \leq 2Hz$$

ma  $f_s = \frac{\omega_s}{2\pi}$ , dove  $\omega_s = \frac{1}{\tau_s}$  e

$$\tau_s = R_2 C_2$$

allora,

$$f_s = \frac{1}{2\pi R_2 C_2} \leq 2Hz$$
$$\frac{1}{R_2 C_2} \leq 2\pi \times 2Hz$$

si ha infine:

$$R_2 C_2 \geq \frac{1}{2\pi \times 2Hz} \approx 0.07958 \text{ s}$$

fissiamo allora  $R_2 = 20K\Omega$  si avrà che

$$C_2 \approx 3.98 \mu F$$

ma visto che questo è il valore che  $C_2$  deve assumere quando  $f_s$  è la massima possibile (per quanto supposto prima), possiamo fissarlo più grande, ad esempio:

$$C_2 = 4.7 \mu F .$$

In conclusione abbiamo:

$$R_1 = R_2 = R_3 = R_4 = 20K\Omega$$
$$R_5 = R_6 = 10K\Omega$$

$$R_7 = 6.67K\Omega$$

$$C_1 = C_2 = 4.7\mu F .$$

Ora se supponiamo di dare in ingresso un segnale sinusoidale  $V(t) = V_0 \sin(\omega t)$ , periodico di periodo  $T = \frac{2\pi}{\omega}$ , si otterrà in uscita:

$$V_m = \frac{\omega}{\pi} \int_0^{\pi/\omega} |V_0 \sin(\omega t)| dt = \frac{V_0}{\pi} \int_0^{\pi} \sin u du = \frac{2|V_0|}{\pi} .$$

### Simulazioni in PSpice

Nella nostra simulazione abbiamo supposto che l'ampiezza del segnale in ingresso sia  $V_0 = 5V$ , allora  $v_o = \frac{2 \cdot 5}{\pi} \cong 3.1831V$ . I morsetti di alimentazione sono rispettivamente  $V_{cc} = 15V$  e  $V_{ce} = -15V$ .

Per quanto riguarda la frequenza del segnale d'ingresso, come si evince dalla simulazione per  $f = 20Hz$  l'andamento del segnale in uscita è oscillante intorno al valore medio assoluto dell'ingresso, questo perché in fase di progettazione abbiamo assunto questa come frequenza minima ammissibile in ingresso affinché il circuito funzioni come gli si richiede ma anche perché  $C_2$  una volta raggiunto il valor medio si scarica in minima parte su  $R_2$ . Si può valutare l'errore commesso in uscita a causa della scarica del condensatore come segue:

$$\Delta V = V_p - V_p e^{-\frac{T}{2RC}}$$

dove  $\frac{T}{2}$  è il semiperiodo del segnale in ingresso e  $V_p$  è il valore di picco, procedendo con lo sviluppo in serie di Taylor,

$$e^{-\frac{T}{2RC}} \approx 1 - \frac{T}{2RC}$$

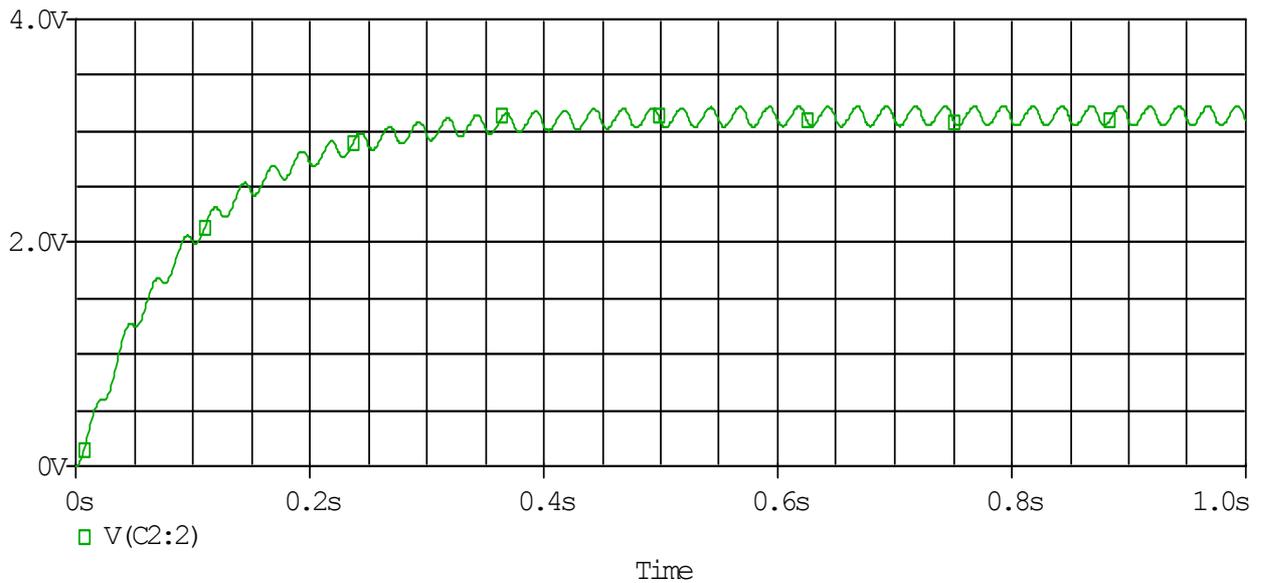
allora

$$\Delta V \cong V_p \frac{T}{2RC}$$

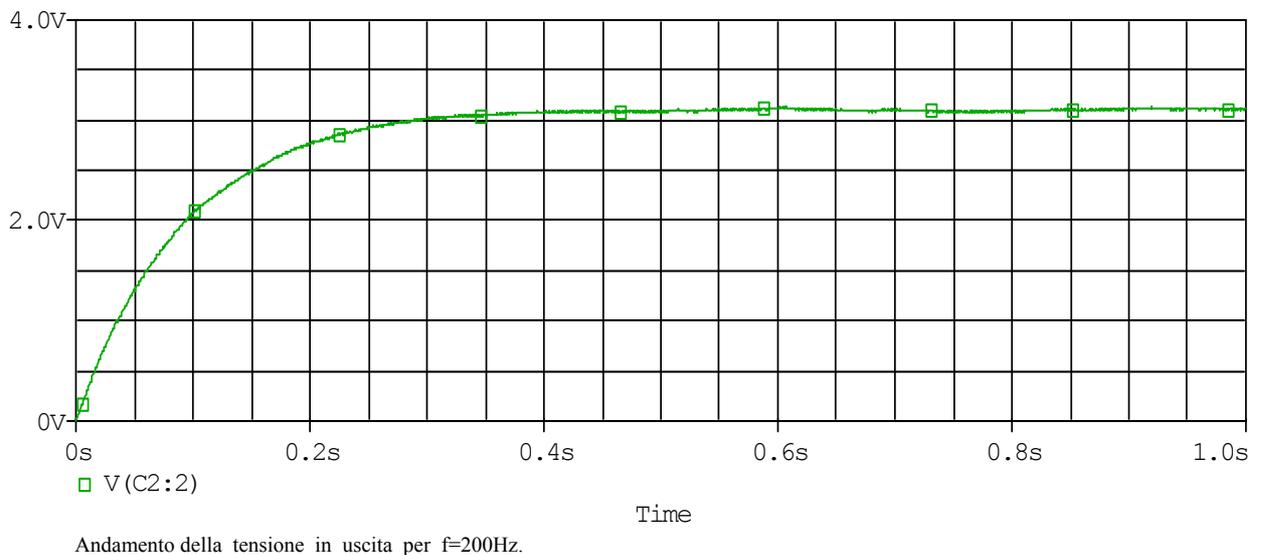
l'errore sarà pari a:

$$e = \frac{\Delta V}{V_p} = \frac{T}{2RC}$$

Nel nostro caso per  $f=20Hz$ ,  $e=0,2659$ .



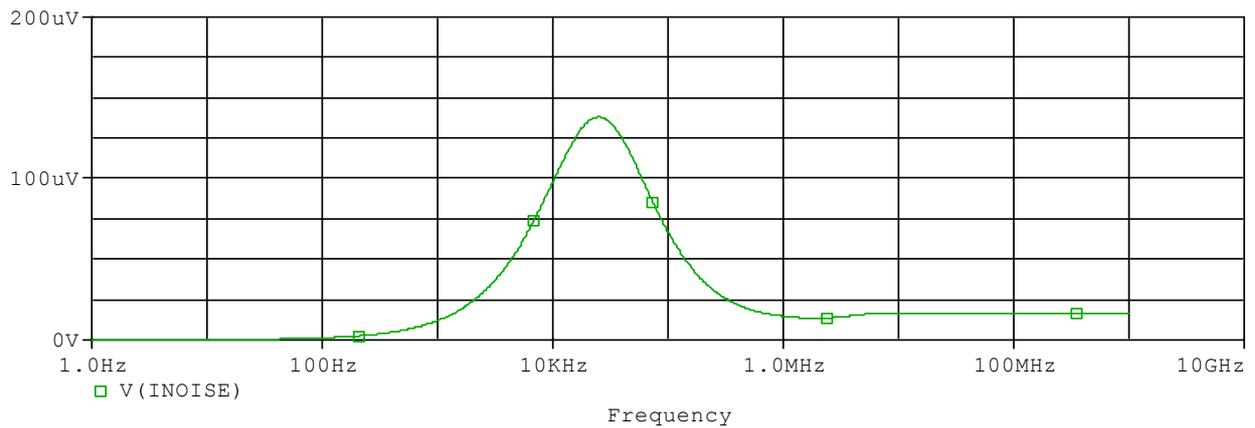
Per  $f = 200\text{Hz}$  le oscillazioni sono meno apprezzabili perché come si è visto l'errore in uscita è direttamente proporzionale al periodo del segnale di ingresso e di conseguenza inversamente proporzionale a  $f$ .



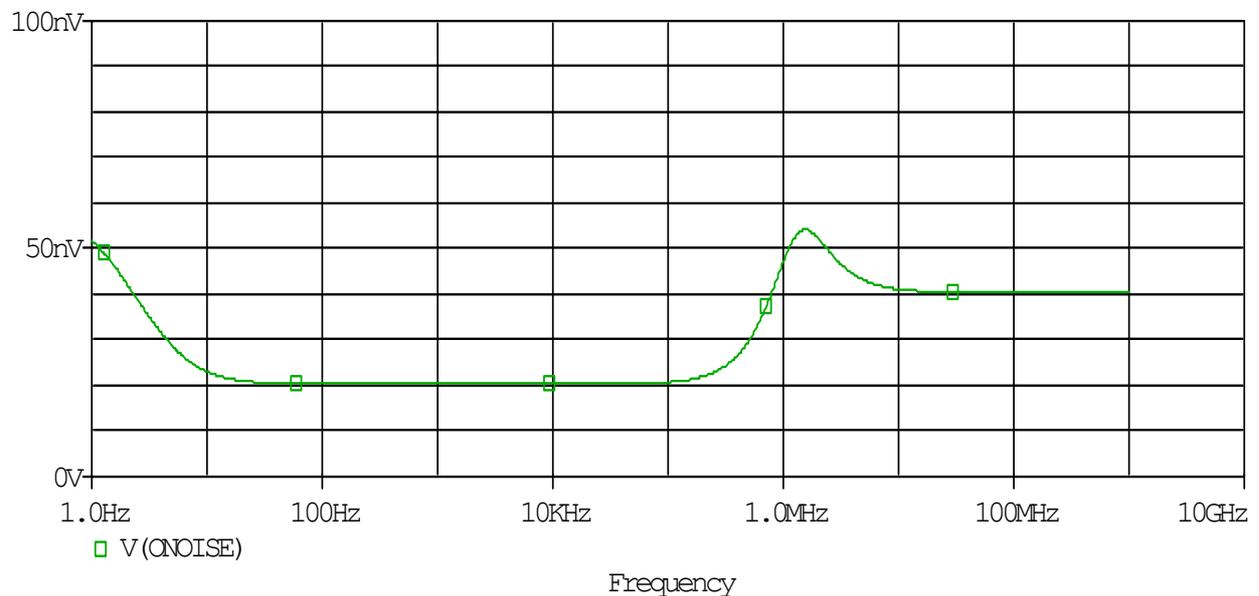
Un'osservazione che si può fare analizzando le simulazioni è che il valore d'equilibrio all'uscita si raggiunge dopo qualche ms a causa dell'effetto di settling time.

### Valutazione del rumore d'ingresso e d'uscita con Pspice

Questo primo grafico, ci mostra l'andamento di  $V(\text{INOISE})$  che non è altro che il valor efficace della somma dei contributi dei singoli componenti, diviso per il guadagno ( $V(\text{ONOISE})$  riportato all'ingresso):



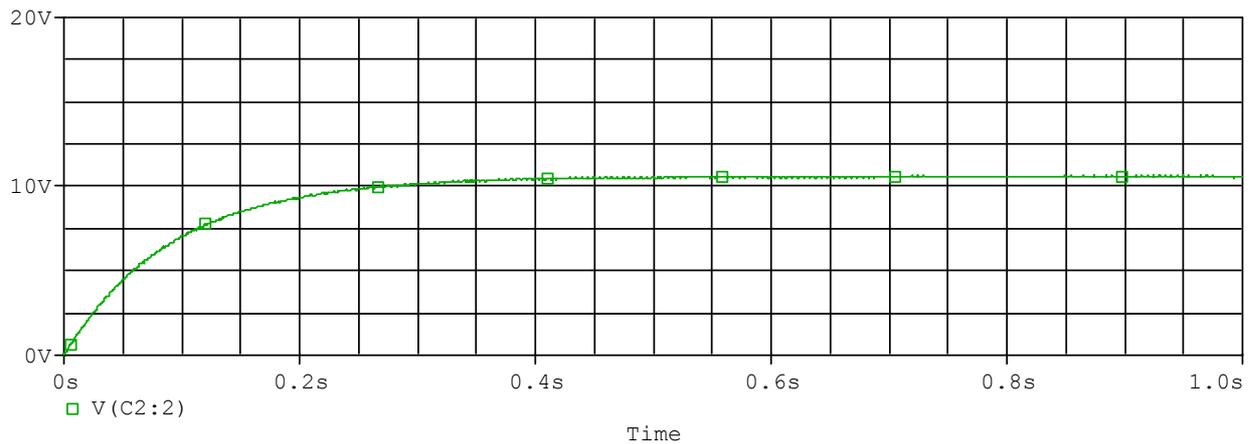
Il seguente grafico, invece rappresenta il valor efficace della somma dei contributi in uscita:



E' evidente che per frequenze fino a ca. 20Hz è prevalente il rumore flicker, per frequenze superiori si ha essenzialmente rumore bianco anche se tra i 100KHz e 10MHz si ha un comportamento del rumore in uscita non classificabile dovuto a caratteristiche intrinseche del circuito.

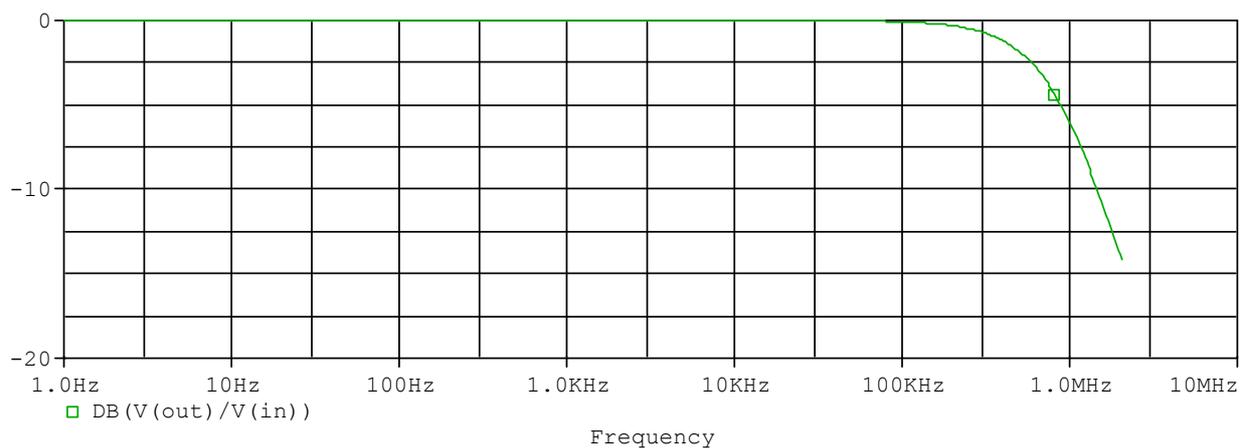
### Valutazioni conclusive

La dinamica d'uscita del circuito è notevolmente condizionata da limiti che sono propri dei dispositivi reali. In primo luogo si deve tenere conto del fatto che non è possibile mettere in ingresso al convertitore un segnale con ampiezza superiore alla tensione di alimentazione se si vuole ottenere il corretto comportamento in uscita, perché gli A.O. in questo caso si porterebbero in saturazione e ciò comporterebbe la degradazione del segnale d'uscita, come si evince dalla seguente simulazione in PSpice, dove si è posto  $V_0 = 20V$  (mentre l'alimentazione come visto precedentemente è  $\pm 15V$ ).



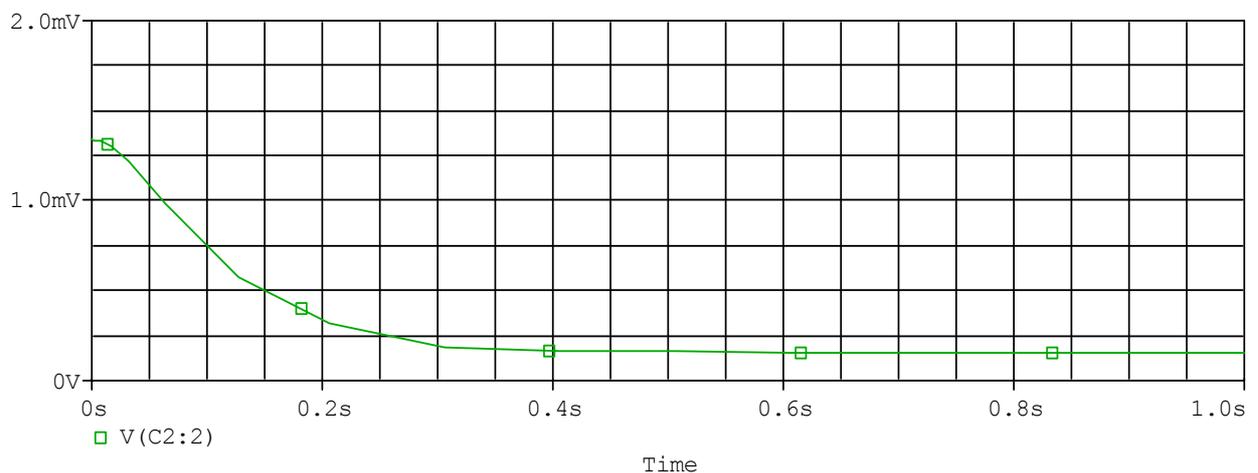
Il valore che ci si aspetterebbe in uscita è  $v_o \cong 12.74V$  mentre si ottiene circa  $10.58V$ . Le cose peggiorano se si aumenta ulteriormente l'ampiezza del segnale d'ingresso.

Altra cosa di cui bisogna tener conto è che i due  $\mu A741$  hanno una propria banda passante che come si evince dalla seguente simulazione è compresa tra  $0Hz$  e circa  $100KHz$ .



Quindi i segnali d'ingresso con frequenza maggiore verranno deformati in uscita perché presenteranno velocità di variazione superiore a quella ammessa dal circuito. Questo fenomeno è detto slew rate.

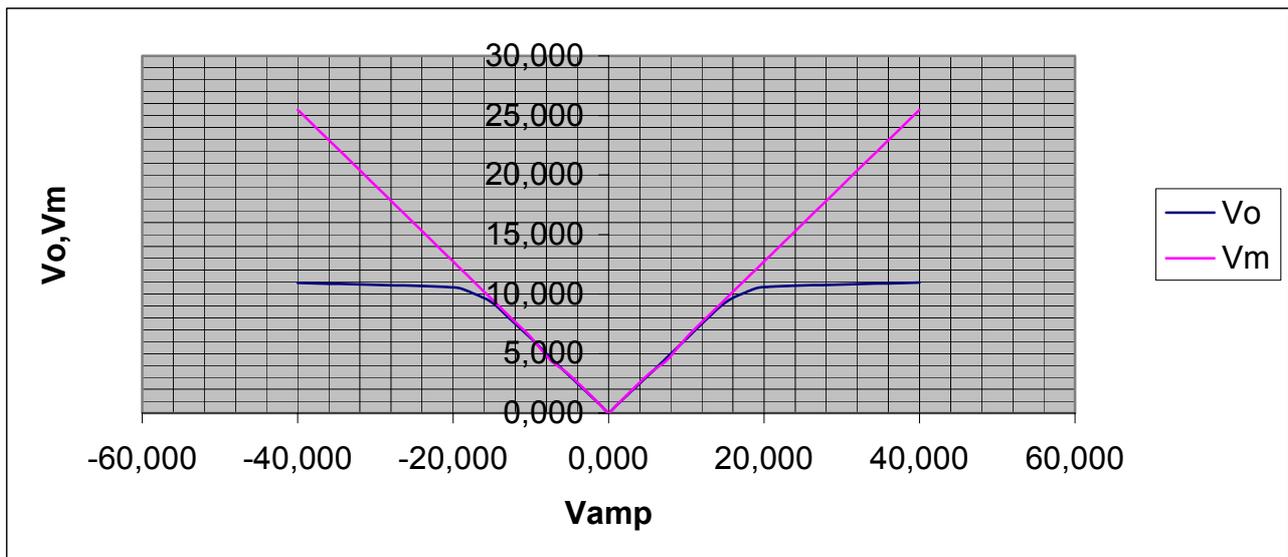
Ecco cosa succede per un segnale di ampiezza pari a  $5V$  e frequenza  $1MHz$ :



Il seguente grafico rappresenta l'andamento della tensione d'uscita al convertitore AC-DC in funzione dell'ampiezza del segnale d'ingresso. Nel valutare l'uscita si è mantenuta la frequenza del segnale.

Si è proceduto anche, a confrontare l'uscita con quello che è il reale valor medio del segnale d'ingresso, questo ci permette di notare che il comportamento del circuito è effettivamente quello corretto finché non si raggiunge la saturazione, finché cioè l'ampiezza dell'ingresso è minore o uguale al valore dell'alimentazione.

La valutazione è stata fatta per  $-40V \leq V_{amp} \leq 40V$ , perché dalle simulazioni in PSpice si è notato che quando in ingresso si ha un segnale con ampiezza maggiore o uguale a ca.  $43,5V$  il segnale d'uscita viene distorto.



$V_{amp}$	$v_o$	$V_m$
-40	10,933	25,465
-20	10,566	12,732
-17,5	10,093	11,141
-15	9,271	9,549
-12,5	7,801	7,958
-10	6,268	6,366
-7,5	4,669	4,456
-5	3,102	3,183
-1	0,631	0,637
0	0,001	0
1	0,631	0,637
5	3,098	3,183
7,5	4,666	4,456
10	6,258	6,366
12,5	7,818	7,958
15	9,286	9,549
17,5	10,108	11,141
20	10,581	12,732
40	10,966	25,465

La tabella riassume i valori che hanno condotto al grafico precedente.

